

Japanese Patent Application Laid-Open Number JP 2001-156017

Publication Date: June 8, 2001

Application No.: Hei 11-338799

Filing Date: November 29, 1999

Int. Class. No.: H01L21/268; G02F1/37; H01L21/20; H01L29/786; H01L21/336; H01S3/00; H01S3/109

Inventor: YAMAZAKI SHUNPEI;; ARAI YASUYUKI;; TANAKA KOICHIRO

Applicant: SEMICONDUCTOR ENERGY LAB CO LTD

Specification

(54) Title of Invention: LASER APPARATUS, METHOD FOR HEAT TREATING BY USING LASER BEAM AND METHOD FOR MANUFACTURING SEMICONDUCTOR DEVICE

(57) Summary

[PROBLEM TO BE SOLVED] To provide a method and an apparatus for heat treating of a semiconductor film by using a laser beam in correspondence with a large-scaled substrate, and a method and a laser apparatus for heat treating of a semiconductor film by using a laser beam.

[SOLUTION] A heat treating method of a semiconductor film by using a laser of the present invention is performed by which a linear laser beam with a first length formed by an optical system is converted by a slit 800 into a linear laser beam with a second length and is irradiated to a substrate 801. The slit is composed integrally of a base 804 and a movable plate 805, and the length in the longitudinal direction of the linear laser beam is regulated by the movable plate 805. The movable plate 805 can be fixed to the base 804, however, if a function to make it variable on the base 804 is added, the length in the longitudinal direction of the linear laser beam can be changed to a desired length within a variable range, consequently a large-scaled substrate can be heat treated.

[What is claimed]

[Claim 1] A laser apparatus comprising:

a laser oscillator;

at least one lens for forming a laser beam emitted from said laser oscillator into a linear laser beam with a first length,

a slit for forming a linear laser beam with a second length by changing the length in the longitudinal direction of said linear laser beam with the first length; and

a treating chamber in which said linear laser beam with the second length is irradiated to an object to be treated.

[Claim 2] A laser apparatus comprising:

a laser oscillator;

a step-shaped mirror for reflecting a laser beam emitted from said laser oscillator, and at least one lens for forming the laser beam reflected with said mirror into a linear laser beam with a first length,

a slit for forming a linear laser beam with a second length by changing the length in the longitudinal direction of said linear laser beam with the first length; and

a treating chamber in which said linear laser beam with the second length is irradiated to an object to be treated.

[Claim 3] A laser apparatus comprising:

a laser oscillator;

a micro lens array for condensing a laser beam emitted from said laser oscillator,

a light transmission medium which makes a laser beam passing through said micro lens array incident from a face of a first shape and emits it from a face of a second shape,

at least one lens for forming the laser beam passing through said light transmission medium into a linear laser beam with a first length,

a slit for forming a linear laser beam with a second length by changing the length in the longitudinal direction of said linear laser beam with the first length; and

a treating chamber in which said linear laser beam with the second length is irradiated to an object to be treated.

[Claim 4] A laser apparatus comprising:

a laser oscillator;

a wavelength converter for converting a laser beam emitted from said laser oscillator into a fundamental wave and a harmonic wave,

a first lens for forming said laser beam of the fundamental wave into a linear laser beam with

a first length,

a second lens for forming said laser beam of said harmonic wave into a linear laser beam with a second length,

a slit for forming a linear laser beam with a third length by changing the lengths in the longitudinal direction of said linear laser beam with the first length and said laser beam with the second length; and

a treating chamber in which said linear laser beam with the third length is irradiated to an object to be treated.

[Claim 5] A laser apparatus comprising:

a laser oscillator;

a wavelength converter for converting a laser beam emitted from said laser oscillator into a first harmonic wave and a second harmonic wave,

a first lens for forming said laser beam of the first harmonic wave into a linear laser beam with a first length,

a second lens for forming said laser beam of the second harmonic wave into a linear laser beam with a second length,

a slit for forming a linear laser beam with a third length by changing the lengths in the longitudinal direction of said linear laser beam with the first length and said laser beam with the second length; and

a treating chamber in which said linear laser beam with the third length is irradiated to an object to be treated.

[Claim 6] A laser apparatus wherein a light transmission medium is an optical fiber array in claim 3.

[Claim 7] A laser apparatus wherein said laser oscillator is one laser selected from Nd:YAG laser, Nd:YVO₄ laser, and Nd:YAIO₃ laser in any one from claim 1 to claim 6.

[Claim 8] A method for heat treating comprising:

a step for forming a laser beam emitted from a laser oscillator into a linear laser beam with a first length by at least one lens,

a step for forming a linear laser beam with a second length by changing the length in the longitudinal direction of said linear laser beam with the first length by a slit; and

a step for making said linear laser beam with the second length irradiate to an object to be treated.

[Claim 9] A method for heat treating comprising:

- a step for reflecting a laser beam emitted from a laser oscillator with a step-shaped mirror,
- a step for forming the laser beam reflected with said mirror into a linear laser beam with a first length by at least one lens,
- a step for forming a linear laser beam with a second length by changing the length in the longitudinal direction of said linear laser beam with the first length by a slit; and
- a step for making said linear laser beam with the second length irradiate to an object to be treated.

[Claim 10] A method for heat treating comprising:

- a step for condensing a laser beam emitted from a laser oscillator with a micro lens array,
- a step for making a laser beam passing through said micro lens array incident from a first-shaped face of light transmission medium and emitting it from its second-shaped face,
- a step for forming a laser beam passing through said light transmission medium into a linear laser beam with a first length by at least one lens
- a step for forming a linear laser beam with a second length by changing the length in the longitudinal direction of said linear laser beam with the first length by a slit; and
- a step for making said linear laser beam with the second length irradiate to an object to be treated.

[Claim 11] A method for heat treating comprising:

- a step for converting a laser beam emitted from a laser oscillator into a fundamental wave and a harmonic wave by a wavelength converter,
- a step for forming said laser beam of the fundamental wave into a linear laser beam with a first length by a first lens,
- a step for forming said laser beam of the harmonic wave into a linear laser beam with a second length by a second lens,
- a step for forming a linear laser beam with a third length by changing the lengths in the longitudinal of said linear laser beam with the first length and said linear laser beam with the second

length by a slit; and

a step for making said linear laser beam with the third length irradiate to an object to be treated.

[Claim 12] A method for heat treating comprising:

a step for converting a laser beam emitted from a laser oscillator into a first harmonic wave and a second harmonic wave by a wavelength converter,

a step for forming said laser beam of the first harmonic wave into a linear laser beam with a first length by a first lens,

a step for forming said laser beam of the second harmonic wave into a linear laser beam with a second length by a second lens,

a step for forming a linear laser beam with a third length by changing the lengths in the longitudinal direction of said linear laser beam with the first length and said laser beam with the second length by a slit; and

a step for making said linear laser beam with the third length irradiate to an object to be treated.

[Claim 13] A method for heat treating wherein said laser oscillator is one laser selected from Nd:YAG laser, Nd:YVO₄ laser, and Nd:YAIO₃ laser in any one of claims 8 to 12.

[Claim 14] A method for manufacturing a semiconductor device comprising:

a process for forming a semiconductor film on a substrate,

a process for making a linear laser beam with a second length formed by shortening the length in the longitudinal direction of a linear laser beam with a first length by a slit irradiate to said semiconductor film; and

a process for forming a thin film transistor wherein a semiconductor film to which said linear laser beam with the second length is irradiated is an active layer.

[Claim 15] A method for manufacturing a semiconductor device comprising:

a process for forming a semiconductor film on a substrate,

a process for forming an island-shaped semiconductor film by etching said semiconductor film selectively,

a process for forming an impurity region by doping one-conductive impurity element into

one portion of said island-shaped semiconductor film,

a process for making a linear laser beam with a second length formed by shortening the length in the longitudinal direction of a linear laser beam with a first length by a slit irradiate at least to said impurity region; and

a process for forming a thin film transistor by using the impurity region to which said linear laser beam with the second length is irradiated.

[Claim 16] A method for manufacturing a semiconductor device comprising:

a process for forming a semiconductor film on a substrate,

a process for making a linear laser beam with a second length formed by shortening the length in the longitudinal direction of a linear laser beam with a first length by a slit irradiate to said semiconductor film,

a process for forming an island-shaped semiconductor film by etching said semiconductor film selectively,

a process for forming an impurity region by doping one-conductive impurity element into one portion of said island-shaped semiconductor film,

a process for making a linear laser beam with a second length formed by shortening the length in the longitudinal direction of said linear laser beam with the first length by a slit irradiate to at least said impurity region; and

a process for forming a thin film transistor by a semiconductor film to which said linear laser beam with the second length is irradiated and an impurity region which is formed on one portion of the semiconductor film.

[Claim 17] A method for manufacturing a semiconductor device comprising:

a process for forming a semiconductor film on a substrate,

a process for making a linear laser beam (A) and a linear laser beam (B) emitted from one laser oscillator and having different wavelengths respectively and of which lengths in the longitudinal direction are shortened by a slit irradiate to said semiconductor film simultaneously; and

a process for forming a thin film transistor wherein a semiconductor film to which said linear laser beam (A) and said linear laser beam (B) are irradiated is an active layer.

[Claim 18] A method for manufacturing a semiconductor device wherein a wavelength of said linear laser beam (A) is a fundamental wave of a laser beam emitted from said laser oscillator, and that of said linear laser beam (B) is a second harmonic wave or a third harmonic wave of a laser beam emitted from said laser oscillator in claim 17.

[Claim 19] A method for manufacturing a semiconductor device wherein a wavelength of said linear laser beam (A) is a second harmonic wave of a laser beam emitted from said laser oscillator, and that of said linear laser beam (B) is a third harmonic wave of a laser beam emitted from said laser oscillator in claim 17.

[Claim 20] A method for manufacturing a semiconductor device wherein one end in the longitudinal direction of said linear laser beam with the second length is irradiated to the inside of said substrate in any one of claims 14 to 16.

[Claim 21] A method for manufacturing a semiconductor device wherein one end in the longitudinal direction of said linear laser beam (A) and that of said linear laser beam (B) are irradiated to the inside of said substrate in any one of claims 17 to 19.

[Claim 22] A method for manufacturing a semiconductor device wherein said first laser beam is one laser beam emitted from Nd:YAG laser oscillator, Nd:YVO₄ laser oscillator, and Nd:YAIO₃ laser oscillator in any one of claims 14 to 21.

[Detailed Description of the Invention]

[0001]

[Field of the invention] The present invention relates to a method for heat treating of a semiconductor film by using a laser beam and an apparatus therefore (including a laser and an optical system for leading a laser beam output from the laser to an object to be treated). Furthermore, the present invention relates to a method for manufacturing a semiconductor device manufactured by a heat treating of a semiconductor film by using a laser beam. Besides, the semiconductor device in the present specification includes an electric optical device such as a liquid display device and an EL display device in which an electroluminescence (EL) material is used, and an electronic device including the electric optical device as parts.

[0002]

[Prior art] Recently, a thin film transistor (hereinafter referred to as TFT) in which a crystalline

semiconductor film typified by a poly-crystalline silicon film is used has been developed. TFT is used as a switching element provided in a pixel and an element which forms a driving circuit to control the pixel in a liquid crystal display device and an EL display device.

[0003] As a method for manufacturing a poly-crystalline silicon film, the technology of crystallizing a non-crystalline silicon film (an amorphous silicon film) is used generally. Especially, a method of crystallizing the amorphous silicon film by using a laser beam receives much attention. In the present specification, a laser crystallizing method means a method of obtaining a crystalline semiconductor film by which a semiconductor film is crystallized by heating with a laser beam among heat treating methods using the laser beam.

[0004] A laser crystallizing method by using a pulse laser beam, which performs crystallization by heating a semiconductor film instantaneously, is an effective technology as a method for crystallizing a semiconductor film formed on a substrate with low heat-resistance such as a glass substrate and a plastic one. Also, it is characterized by especially high throughput compared with a heating means by using the conventional furnace (hereinafter referred to as furnace annealing).

[0005] There are various kinds of laser oscillators. In general, a laser crystallizing method by using a laser beam of which oscillating source is a pulse oscillating type excimer laser (hereinafter referred to as an excimer laser) is used. The excimer laser has advantages of high output and high absorption coefficient for a silicon film. However, an oscillator is so large that it is necessary to refine gas for supplying and maintain discharge electrodes, consequently it requires some labor to maintain the apparatus.

[0006] On the other hand, it is under consideration that YAG laser of a solid laser is applied to the technology of laser crystallization. The wavelength of the fundamental wave of the YAG laser is 1064 nm, and its harmonic wave can be used. Especially, the YAG laser excited by a semiconductor laser can oscillates even in 10 kHz, and it has an advantage that irradiation can be repeated with high frequency like this.

[0007] By the way, a liquid crystal display device and an EL display device are usually manufactured by using glass as a substrate. TFT for forming a pixel and a driving circuit needs to be formed extending over large area on a glass substrate so that a method for treating the large area at short time is requested in order to improve the productivity in laser crystallization. At present, a

method is applied that a beam output from a laser is converted into a linear laser beam of which width is about 100 to 500 μm by an optical system so that it is irradiated to a semiconductor film. And then, a method is applied that all the surface of substrate is treated by scanning this linear laser beam in one-way.

[0008]

[Problems to be solved by the Invention] In order to correspond to the large-sized screen of a liquid crystal display device and an EL display device and produce a large number of display devices efficiently, a method for cutting out a plurality of substrates for display device from one large-scaled glass substrate is used. For example, when a display device of which screen size is 8 to 10 inch is manufactured, two substrates for display device can be cut out, if a glass substrate of 300 x 400 mm is used. In the future, taking a large-scaled screen size and increase of the number of substrates to be cut out into consideration, a large-scaled glass substrate of which one side is not less than 900 mm is under consideration.

[0009] However, in case of using a heat treating method by using a laser beam typified by a laser crystallizing method, when a linear laser beam which is irradiated to a semiconductor film formed on a substrate is made to be continuous length corresponding to a large-scaled glass substrate, a large-sized lens is necessary for the optical system so that a laser apparatus becomes large-scaled. Accordingly, production costs of the apparatus is increased, and also a laser oscillator with large output is needed correspondingly.

[0010] The present invention is a means for resolving such problems, and relates to a method and an apparatus for heat treating of a semiconductor film by using a laser beam in correspondence with a large-scaled substrate, a method for heat treating of a semiconductor film by using a laser beam, and a laser apparatus therefore (including a laser and an optical system for leading a laser beam output from the laser to an object to be treated). Furthermore, the present invention has the purpose to offer a method for manufacturing a semiconductor device manufactured by heat treating of a semiconductor film by using a laser beam.

[0011]

[Means for resolving the problems] The present invention, in a heat treating of a semiconductor film by using a laser beam, is characterized by changing the length of a linear laser beam timely by

providing a slit for adjusting the length in the longitudinal direction of the laser beam treated to a linear shape by an optical system. Treating a laser beam into a linear shape means that the laser beam is treated as a shape of irradiated face becomes a linear shape, when the laser beam is irradiated to an object to be treated. That is to say, it means that a cross-sectional shape of the laser beam is processed to a linear shape. Besides, the linear shape referred to as here does not mean a line in the strict sense of the word, but a rectangle (or oblong) with high aspect ratio. For example, it indicates the rectangle of which aspect ratio is not less than 10 (preferably 100 to 1000).

[0012] The constitution of the present invention is explained by Figure 1. A substrate 801, of which size is not regulated, presupposes that a plurality of panels are taken out from one substrate. Figure 1 shows an example of dividing the substrate 801 into six and taking out substrates 802a to 802f for forming display devices wherein a pixel portion formed by TFT and its driving circuit makes one unit. In Figure 1, a pixel portion 803a, driving circuits 803b and 803c, and the other signal processing circuit 803d are formed on the portions shown by dotted lines on the substrate 802a for forming a display device (in the same way as 802b to 802f). Besides, the number of taking out from one substrate is not limited especially, and the constitution and arrangement of the pixel portion and the driving circuit are also decided suitably.

[0013] A heat treating method of a semiconductor film by using a laser of the present invention is performed by which a linear laser beam with a first length formed by an optical system is converted by a slit 800 into a linear laser beam with a second length and is irradiated to a substrate 801. The slit is composed integrally of a base 804 and a movable plate 805, and the length in the longitudinal direction of the linear laser beam is regulated by the movable plate 805. The movable plate 805 can be fixed to the base 804, however, if a function to make it variable on the base 804 is added, the length in the longitudinal direction of the linear laser beam can be changed to a desired length within a variable range.

[0014] In this way, a region to be irradiated 808 by a linear laser beam with a second length 807 is formed on the substrate 801. In Figure 1, the length in the longitudinal direction in the region to be irradiated 808 is W, the length of a region in which a pixel portion 803a of a substrate 802a for forming a display device, driving circuits 803b and 803c and other signal processing circuit 803d are formed is X1, the length of one way of the substrate 802a for forming the display device is X2,

and the length from one end of the substrate 802a for forming the display device, to the region for forming a pixel portion, a driving circuit and other signal processing circuit of a substrate 802d for forming the adjacent display device is X_3 . In the constitution of the present invention, it is preferable that the suitable value of W is more than X_1 , less than X_3 , and nearly equal to X_2 .

[0015] A heat treating of a semiconductor film by using a laser beam (laser crystallization in this case) can be performed on the substrates 802a to 802f for forming the display device provided on the substrate 801 by shifting a linear laser beam with the length of W like this and the substrate 801 relatively in the direction crossing with the longitudinal direction.

[0016] The length of a region to be irradiated 808 (that is to say, a linear laser beam with a second length 807) is not regulated particularly, it can be formed so as to be nearly equal to the length of one side of a region for forming a display device as shown in Figure 1, besides so as to correspond to the size of the pixel portion 803a and the driving circuits 803b and 803c.

[0017] Besides, the heat treating of a semiconductor film by using a laser beam in the present invention covers the whole treatments that the semiconductor film is heated by which the laser beam is irradiated, and includes a laser crystallizing method that the semiconductor film is crystallized by heating with a laser beam so that a crystalline semiconductor film is obtained, a treating for the purpose of rearranging atoms of the semiconductor film, and a treating of activating one-conductive impurity doped to the semiconductor film.

[0018] Therefore, a laser apparatus of the present invention is characterized by comprising a laser oscillator; at least one lens for forming a laser beam emitted from said laser oscillator into a linear laser beam with a first length; a slit for forming a linear laser beam with a second length by changing the length in the longitudinal direction of said linear laser beam with the first length; and a treating chamber in which said linear laser beam with the second length is irradiated to an object to be treated.

[0019] Besides other constitution is characterized by comprising a laser oscillator; a step-shaped mirror for reflecting a laser beam emitted from said laser oscillator, and at least one lens for forming the laser beam reflected with said mirror into a linear laser beam with a first length; a slit for forming a linear laser beam with a second length by changing the length in the longitudinal direction of said linear laser beam with the first length; and a treating chamber in which said linear

laser beam with the second length is irradiated to an object to be treated.

[0020] Besides other constitution is characterized by comprising a laser oscillator; a micro lens array for condensing a laser beam emitted from said laser oscillator; a light transmission medium for making a laser beam passing through said micro lens array incident from a face of a first shape and for emitting it from a face of a second shape; at least one lens for forming the laser beam passing through said light transmission medium into a linear laser beam with a first length; a slit for forming a linear laser beam with a second length by changing the length in the longitudinal direction of said linear laser beam with the first length; and a treating chamber in which said linear laser beam with the second length is irradiated to an object to be treated. An optical fiber array can be used as light transmission medium.

[0021] Besides other constitution is characterized by comprising a laser oscillator; a wavelength converter for converting a laser beam emitted from said laser oscillator into a fundamental wave and a harmonic wave; a first lens for forming the laser beam of said fundamental wave into a linear laser beam with a first length; a second lens for forming the laser beam of said harmonic wave into a linear laser beam with a second length; a slit for forming a linear laser beam with a third length by changing the lengths in the longitudinal direction of said linear laser beam with the first length and said linear laser beam with the second length; and a treating chamber in which said linear laser beam with the third length is irradiated to an object to be treated.

[0022] Besides other constitution is characterized by comprising a laser oscillator; a wavelength converter for converting a laser beam emitted from said laser oscillator into a first harmonic wave and a second harmonic wave; a first lens for forming said laser beam of the first harmonic wave into a linear laser beam with a first length; a second lens for forming said laser beam of the second harmonic wave into a linear laser beam with a second length; a slit for forming a linear laser beam with a third length by changing the lengths in the longitudinal direction of said linear laser beam with the first length and said linear laser beam with the second length; and a treating chamber in which said linear laser beam with the third length is irradiated to an object to be treated.

[0023] In the present invention, a laser which is well known to a public can be used. YAG laser (generally referred to as Nd:YAG laser), Nd:YVO₄ laser, Nd:YAIO₃ laser, ruby laser, Ti: sapphire laser, glass laser, etc. can be used. Especially, YAG laser which is superior in coherency and pulse

energy is preferable. However, because a fundamental wave (a first harmonic wave) of YAG laser has a long wavelength of 1064 nm, it is preferable that a third harmonic wave (wavelength is 355 nm) or a fourth harmonic wave (wavelength is 266 nm) is used. As the case may be, a second harmonic wave (wavelength is 532 nm) can be used. These harmonic waves can be obtained by using nonlinear crystal.

[0024] The first harmonic wave can be modulated to the second harmonic wave, the third one and the fourth one by a wavelength modulator containing a nonlinear element. Forming each harmonic wave can be guided by the widely known technology. Also, in the present specification, "a laser beam of which oscillating source is a solid laser" includes not only the first harmonic wave but also the second harmonic wave, the third one and the fourth one of which wavelength are modulated on the way. Besides, Q switching method (Q modulation switching method) used frequently in YAG laser can be used. This is a method that a steep pulse laser with extreme high energy value is output by increasing Q value suddenly from the condition that Q value of a laser sympathetic vibrator is kept low enough. This is the widely known technology.

[0025] A heat treating method by using a laser beam of the present invention wherein a laser apparatus like this is used is characterized by comprising a step for forming a laser beam emitted from a laser oscillator into a linear laser beam with a first length by at least one lens; a step for forming a linear laser beam with a second length by changing the length in the longitudinal direction of said linear laser beam with the first length by a slit; and a step for making said linear laser beam with the second length irradiate to an object to be treated. A step for reflecting said laser beam with a step-shaped mirror can be added between said laser oscillator and said lens.

[0026] Besides other constitution of the invention is characterized by comprising; a step for condensing a laser beam emitted from a laser oscillator with a micro lens array; a step for making a laser beam passing through said micro lens array incident from a first shaped face of light transmission medium and for emitting it from a second shaped face of that one; a step for forming the laser beam passing through said light transmission medium into a linear laser beam with a first length by at least one lens; a step for forming a linear laser beam with a second length by changing the length in the longitudinal direction of said linear laser beam with the first length by a slit; and a step for making said linear laser beam with the second length irradiate to an object to be treated.

[0027] Besides other constitution of the invention is characterized by comprising; a step for converting a laser beam emitted from a laser oscillator into a laser beam with a first wavelength and that one with a second wavelength by a wavelength converter; a step for forming said laser beam with the first wavelength into a linear laser beam with a first length by a first lens; a step for forming said laser beam with the second wavelength into a linear laser beam with a second length by a second lens; a step for forming a linear laser beam with a third length by changing the lengths of said linear laser beam with the first length and said linear laser beam with the second length by a slit; and a step for making said linear laser beam with the third length irradiate to an object to be treated. The laser beam with the first wavelength and that one with the second wavelength can be any combination of wavelength, but the beam source is one laser oscillator. Therefore, the combination of the first wavelength and the second wavelength can be the combination of two wavelengths selected from the fundamental wave, the second harmonic wave, and the third one.

[0028] A manufacturing method of a semiconductor device of the present invention is characterized by comprising; a process for forming a semiconductor film on a substrate; a process for making a linear laser beam with a second length formed by shortening the length in the longitudinal direction of a linear laser beam with a first length by a slit irradiate to said semiconductor film; and a process for forming a thin film transistor wherein the semiconductor film to which said linear laser beam with the second length is irradiated is an active layer.

[0029] Besides other constitution of the invention is characterized by comprising; a process for forming a semiconductor film on a substrate; a process for forming an island-shaped semiconductor film by etching said semiconductor film selectively; a process for forming an impurity region by doping one-conductive impurity element into one portion of said island-shaped semiconductor film; a process for making a linear laser beam with a second length formed by shortening the length in the longitudinal direction of a linear laser beam with a first length by a slit irradiate at least to said impurity region; and a process for forming a thin film transistor by using the impurity region to which said linear laser beam with the second length is irradiated.

[0030] Besides other constitution of the invention is characterized by comprising; a process for forming a semiconductor film on a substrate; a process for making a linear laser beam with a second length formed by shortening the length in the longitudinal direction of a linear laser beam with a

first length by a slit irradiate to said semiconductor film; a process for forming an island-shaped semiconductor film by etching said semiconductor film selectively; a process for forming an impurity region by doping one-conductive impurity element into one portion of said island-shaped semiconductor film; a process for making a linear laser beam with a second length formed by shortening the length in the longitudinal direction of said linear laser beam with the first length by a slit irradiate at least to said impurity region; and a process for forming a thin film transistor by the semiconductor film to which said linear laser beam with the second length is irradiated and the impurity region which is formed on one portion of the semiconductor film.

[0031] Besides other constitution of the invention is characterized by comprising; a process for forming a semiconductor film on a substrate; a process for making a linear laser beam (A) and a linear laser beam (B) emitted from one laser oscillator and having different wavelengths respectively and of which lengths in the longitudinal direction are shortened by a slit irradiate to said semiconductor film simultaneously; and a process for forming a thin film transistor wherein a semiconductor film to which said linear laser beam (A) and said linear laser beam (B) are irradiated is an active layer.

[0032]

[Embodiment] [Embodiment mode 1] One of the embodiment modes of the present invention is explained. Figure 2 shows a constitution of a laser apparatus including a laser of the present invention. This laser apparatus is constituted by a laser oscillator 811, an optical system 810 which treats a laser beam (preferably a third harmonic wave or a fourth harmonic wave) of which oscillating source is the laser oscillator 811 into a linear shape, and a stage 812 which fixes and shifts a substrate 813. A laser beam 814 which is formed into a linear shape by the optical system 810 is irradiated to the substrate 813 on the stage 812.

[0033] As the laser oscillator 811, the Nd:YAG laser is used suitably. The Nd:YAG laser can be excited by a lamp, however in order to realize higher output and high oscillating frequency, preferably it is excited by a semiconductor laser. Besides, when a laser beam output from the laser oscillator 811 is modulated into any one of the second harmonic wave to the fourth one, a wavelength modulator containing nonlinear element can be provided just after the laser oscillator 811.

[0034] Next, in a laser apparatus having a constitution like Figure 2, an example of an apparatus treating the substrate 813 is explained with Figure 3. The substrate 813 held on the stage 812 is set in a treating chamber (A) 818, to which a linear laser beam of which oscillating source is the laser oscillator 811 shown in Figure 2 is irradiated. The inside of a reaction chamber can be a low pressure condition or an atmosphere of inert gas by exhausting system or gas system which are not shown in the Figure, and a heating means which can heat a semiconductor film up to 100 to 450 °C without contamination is provided on a stage 825. Besides, the stage 825 corresponds to the stage 812 shown in Figure 2.

[0035] Besides, the stage 825 can be shifted along a guide rail 821 in the reaction chamber, and a linear laser beam can be irradiated on all the surface of substrate. The laser beam is incident from a window not shown in the Figure, which is made of quartz and provided on the upper face of the substrate 826. Also, this reaction chamber 818 is connected to a transfer chamber 815 through a partition valve 824 in Figure 3. Moreover, the transfer chamber 815 is connected to a load and unload chamber 817 through a partition valve 822, and a treating chamber (B) 816 for forming a coating film through a partition valve 823.

[0036] A cassette 819 which can hold a plurality of substrates is set in the load and unload chamber 817, and constitutively the substrates are transferred by a transferring means 820 provided in the transfer chamber 815. A substrate 827' is a substrate in transferring. The treating chamber (B) 816 is for forming a semiconductor film by plasma CVD, sputtering, etc., wherein a gas supplying means which is not shown in Figure is provided, in addition to a substrate heating means 828 and a glow discharge generating means 829.

[0037] It is not shown in Figure 3, by providing an exhausting means and a gas supplying means in the transfer chamber 815, the treating chamber (A) 815, the treat chamber (B) 816, and the load and unload chamber 817, formation of a semiconductor film and heat treating of the semiconductor film by using a laser beam can be performed continuously under low pressure condition or in an atmosphere of inert gas.

[0038] The constitution of an optical system 810 which makes a laser beam into linear shape is explained with Figure 4. Figure 4 (A) is a side view of the optical system 810, and Figure 4 (B) is an upper side view of the optical system 810.

[0039] A laser oscillator 301 is the same as the laser oscillator 811 shown in Figure 2, from which the laser beam output is divided in the longitudinal direction by a cylindrical lens array 302. This divided laser beam is furthermore divided in the horizontal direction by a cylindrical lens 303. That is to say, the laser beam is divided into a matrix shape finally by the cylindrical lens arrays 302 and 303.

[0040] And then, the laser beam is condensed once by a cylindrical lens 304. On this occasion, it passes through a cylindrical lens 305 just after the cylindrical lens 304. Subsequently, after it is reflected by a mirror 307 and passes through a cylindrical lens 308, it goes through a slit 309 and reaches an irradiated face 310.

[0041] At this time, the laser beam projected on the irradiated face 310 shows the linear irradiated face. That is to say, it means that a cross section of the laser beam transmitting through the cylindrical lens 308 is a linear shape. The slit 309, as explained in Figure 1, is for regulating the length in the longitudinal direction of the linear laser beam. Homogenization of this laser beam treated into linear shape in the width direction (the short direction) is performed by the cylindrical lens array 302, and the cylindrical lenses 304 and 308. Besides, homogenization of the above laser beam in the longitudinal direction (the long direction) is performed by the cylindrical lens array 303 and the cylindrical lens 305.

[0042] Each lens composing an optical system 810 is coated suitably to increase the transmittance adjusting to the wavelength of the laser beam. Accordingly it is preferable that the energy efficiency is increased, and the life of lens can be lengthened.

[0043] [Embodiment mode 2] Other constitution of the optical system 810 which makes the laser beam shown in Figure 2 into linear shape is explained with Figure 5. Figure 5 (A) is a side view of the optical system 810, and Figure 5 (B) is an upper side view of the optical system 810.

[0044] In Figure 5, a laser beam emitted from a laser oscillator 501, of which direction of advance is varied by a mirror 502, and of which shape is converted by a beam expander 503. The beam expander 503 is constituted by the combination of cylindrical lenses 514 and 515. The laser beam passing through the beam expander 503 is reflected by a step-shaped mirror 504 and is incident on a cylindrical lens array 505. At this time, it is incident with an optical path difference d to two adjacent cylindrical lenses. The length of said optical path difference d is not less than the

coherent length of the laser oscillator 501. For example, because the coherent length of YAG laser oscillator is about 1 cm, the interference can be restrained on an irradiated face 511 if the optical path difference d is 1 cm.

[0045] The optical path difference d can be adjusted by adjusting the height of a step of the step-shaped mirror 504. For example, the number of steps of the step-shaped mirror 504 is five, the width of each step is 14 mm, and the height thereof is 7 mm. In case that the laser beam is incident on said step-shaped mirror from the direction that the width of shadow on each step is 7 mm when a beam parallel to said step-shaped mirror is incident, the laser beam reflected by each step of stairs is incident with 1 cm of the optical path difference on two adjacent cylindrical lenses which form a cylindrical array lens 505. The laser beams reflected by each step of stairs of the step-shaped mirror 504, which become laser beams with the width of 5 mm respectively, are incident on the cylindrical lenses one by one which form the cylindrical array lens 505. The width of the cylindrical array lens 505 is decided by a shape of step-shaped mirror, in this case, the width of each cylindrical lens which form the cylindrical array lens 505 is 15 mm.

[0046] The laser beams reflected by the step-shaped mirror, the cylindrical lens array 505 is a flat convex lens and the curved surface of convex is spherical. The laser beam is incident from the spherical side. The cylindrical lens array 505 as shown in Figure 5 (B) performs the part of dividing the laser beam in the horizontal direction. The divided laser beam is incident on a cylindrical lens 506. The cylindrical lens 506 performs the part of making the laser beams divided in the horizontal direction into one beam on an irradiated face 611. Accordingly, the linear laser beam is made to be uniform in the longitudinal direction and the length of the linear laser beam is decided.

[0047] Next, the constitution of optical system which affects on the vertical direction is described with Figure 5 (A). A laser beam going through a cylindrical lens array 506 is incident on a cylindrical lens array 507a, which is away from the cylindrical lens array 506. The laser beam is divided in the vertical direction by this cylindrical lens array 507a. The laser beam going through the cylindrical lens array 507a is incident on a cylindrical lens array 507b, which is away from the cylindrical lens array 507a. The laser beam divided by the cylindrical lens array 507a is incident on a cylindrical lens 508. An incident face of the laser beam of the cylindrical lens 508 is the plane

side of a flat convex lens. The laser beams are once condensed into one beam on the same face by the cylindrical lens 508. Said same face is positioned on the focus of the cylindrical lens 508. Said same face is on the way of an optical path so that the laser beam is separated again.

[0048] The laser beam going through the cylindrical lens 508 is incident on a cylindrical lens 509, which is away from the cylindrical lens 508. A doublet cylindrical lens can be used as the cylindrical lens 509. With regard to the arrangement of lens, a mirror 513 can be inserted between the cylindrical lens 508 and the doublet cylindrical lens 509. Accordingly, the direction of the laser beam can be changed to below. The laser beams divided in the vertical direction are made into one beam on an irradiated face 511. Accordingly, the linear laser beam is made to be uniform in the width direction. Besides, the length of width of the linear laser beam is decided.

[0049] When the energy distribution in the linear direction of linear laser beam is within $\pm 5\%$, the homogeneous heat treating can be performed to a semiconductor film. Preferably $\pm 3\%$, more preferably $\pm 1\%$, more homogeneous heat treating can be performed. Precise alignment of lens is needed to make the energy distribution uniform.

[0050] [Embodiment mode 3] A method for forming a linear laser beam with a plurality of lens by the optical system 810 shown in Figure 2 is shown in embodiment modes 1 and 2. In the present embodiment mode, the constitution of other optical system is shown. Figure 6 (A) is a side view of the optical system 810, and Figure 6 (B) is an upper side view of the optical system 810.

[0051] A laser oscillator 401 in Figure 6 is the same as the laser oscillator 811 explained in embodiment mode 1. It is preferable that a laser beam emitted from the laser oscillator 401 is a fundamental wave or a second harmonic wave of YAG laser, and it is incident on a light transmission medium 403 through a micro lens array 402. An antireflector 404 is provided on the light incident side of the light transmission medium 403.

[0052] The light incident side and the light emitting side of the light transmission medium 403 have different areas or shapes, or areas and shapes respectively. For example, the shape of light incident side is a circle or an oval, and the shape of beam emitting side is a rectangle or an oblong. Also, the ratio of area (the light incident side : the light emitting side) is about 1 : 1 to 1 : 100. Such constitution of the light transmission medium 403 can makes the shape of laser beam emitted from the light emitting side into rectangle or oblong.

[0053] An example of the light transmission medium 403 is shown in Figure 7. The example that the light transmission medium is formed by an optical fiber array 701 comprising a plurality of optical fibers is shown in Figure 7 (A). The light incident side is formed to be circle, and the light emitting side is formed to be rectangle, and the area of the light emitting side is larger than that of the light incident side. For that reason, the sectional area of each optical fiber 704 which forms the optical fiber array 701 is formed gradually larger from the light incident side. In case of such constitution, the area ratio of the light incident side to the light emitting side can be about 1 : 100. On the other hand, in Figure 7 (B), the area ratio of the light incident side to the light emitting side of the optical fiber array 705 is 1 : 1, the light incident side 706 is circle, and the light emitting side 707 is rectangle, of which length ratio of the short sides to the long sides is 1 : 10 to 1 : 1000. The sectional area of each optical fiber 708 which forms the optical fiber array 705 is the same. Of course, a constitution that a sectional area is changed as Figure 7 (A) can be used.

[0054] The laser beam of which beam shape is changed by the light transmission medium 403 is condensed by the cylindrical lens 406, and becomes a linear laser beam on the irradiated face 408. A slit 407 having the same constitution as that one shown in Figure 1 is provided between the cylindrical lens 406 and the irradiated face 408, so that the length in the longitudinal direction of the linear laser beam is fixed. In this way, owing to use the light transmission medium 403, a low-priced optical system can be constituted by omitting the cylindrical lens array shown in Figures 4 and 5.

[0055] [Embodiment mode 4] In the present embodiment mode, as an optical system 810 is shown in Figure 8, an example is shown that laser beams of two system, wherein a laser beam emitted from a laser oscillator 601 is divided into a fundamental wave and a second harmonic wave, or a second harmonic wave and a third one on the way of an optical system, are made into linear laser beams respectively, and are piled on an irradiated face 614 and irradiated.

[0056] Figure 8 is a side view of an optical system of a laser apparatus used in the present embodiment mode. A laser beam of which source is an Nd: YAG laser 601 is converted into a fundamental wave and a second harmonic wave, or the second harmonic wave and a third one by a wavelength converter 602, and the laser beams with respective wavelength are irradiated toward a

half mirror 603. A mirror wherein one laser beam is transmitted, and the other one is reflected is used as the half mirror 603.

[0057] First, the laser beam transmitting the half mirror 603 is formed into a linear laser beam 612 by cylindrical lenses 605, 607 and 609. Besides, the laser beam reflected by the half mirror 603 is formed into a linear laser beam 613 by cylindrical lenses 606, 608 and 610.

[0058] The linear laser beams 612 and 613 are piled on an irradiated face 614 and irradiated on the same region. A slit 611 having the same constitution as that one shown in Figure 1 is provided between the cylindrical lenses 609/610 and the irradiated face 614, so that the length in the longitudinal direction of the linear laser beam is fixed.

[0059] In this way, by making use of the difference of light absorbing characteristic of a semiconductor film by varying the wavelength of the linear laser beam irradiated on the irradiated face 614, a heat treating wherein one linear laser beam mainly heats a substrate by transmitting the semiconductor film, the other one heats the semiconductor film by being absorbed with the semiconductor film can be performed.

[0060] [Embodiment mode 5] Figure 5 is a view showing one example of heat treating of a semiconductor film by using a laser beam of the present invention. In Figure 5 (A), an alkali free glass substrate such as barium borosilicate glass, aluminoborosilicate glass, etc. is used as a substrate 1001. For example, #7059 glass, #1737 radical glass, etc. of Corning can be used suitably. Besides, a quartz substrate and a plastic substrate having no optical anisotropy such as polyethylene terephthalate (PET), polyethylene naphthalate (PEN), polyethersulfone (PES), etc. can be used. An insulating film 1002 containing silicon such as a silicon oxide film, a silicon nitride film, silicon oxide nitride (SiOxNy) film, etc. is formed to a thickness of 100 to 300 nm on the surface of the substrate 501 for forming an island-shaped semiconductor film in order to prevent diffusion of impurity such as alkali metal element etc. from the substrate 1001. This insulating film 1002 can be formed with one layer of a film containing said silicon, or with lamination of a plurality of films. For example, an oxide nitride silicon film made from SiH₄, NH₃, N₂O by plasma CVD method is used.

[0061] An amorphous semiconductor film 1003 having amorphous structure is formed to a thickness of 25 to 80 nm (preferably 30 to 60 nm) on the insulating film 1002 by the widely known

method such as plasma CVD method and sputtering. For example, an amorphous silicon film is formed to a thickness of 55 nm by plasma CVD method. An amorphous semiconductor film and a fine crystalline semiconductor film are included in semiconductor films having amorphous structure, and a compound semiconductor film having amorphous structure such as an amorphous silicon germanium film can be used.

[0062] Next, as shown in Figure 5 (B), crystallization is performed by using any one of heat treating methods of a semiconductor film by using laser beam shown in embodiment modes 1 to 3. The constitution of apparatus used in laser crystallization that is the same as that one explained in Figures 2 to 7 is applied. First for crystallization, it is desirable that hydrogen contained in the amorphous semiconductor film is discharged, accordingly it is preferable that the quantity of hydrogen-containing is made to be not more than 5 atom% by performing heat treating at 400 to 500°C for about one hour.

[0063] The conditions of laser crystallization are selected by performers properly, for example, the pulse oscillating frequency of Nd: YAG laser is 10 kHz, the laser energy density is 200 to 500 mJ/cm² (typically 300 to 450 mJ/cm²), and an amorphous semiconductor film is crystallized by scanning a linear laser beam in the vertical direction to the longitudinal direction (or a substrate is shifted relatively). The linear width of the linear laser beam is 100 to 1000 μm, for example, a linear laser beam 1005 of 400 μm is irradiated. A slit 1004 having the same constitution as that one explained in Figure 1 is provided on the substrate 1001, and regulates the length in the longitudinal direction of the linear laser beam. Only one portion of the amorphous semiconductor film 1003 can be crystallized by providing the slit 1004 like this.

[0064] The same place is irradiated by linear beam like this at a plurality of times. Or it is irradiated at a plurality of times with the linear beam scanning. It is preferable that the overlap rate (the overlap rate) of linear beam at this time is 90 to 99%. Actually, it is preferable that the number of irradiation pulse is 10 to 40 pulse. It is effective for high crystallinity of the amorphous semiconductor film that the same region is irradiated repeatedly with high overlap rate. Generally, the treating time becomes longer if the overlap rate is increased, consequently the throughput is reduced. However, when YAG laser oscillator excited by a semiconductor laser is used, the oscillating frequency can be increased like the present embodiment mode, accordingly the

throughput is not reduced. In this way, the crystalline semiconductor film 1006 is formed.

[0065] Besides, Figure 10 follows the method shown in the embodiment mode 4, and is an example of forming a crystalline semiconductor film 1009 by which two wavelengths selected from a fundamental wave, a second harmonic wave, and a third harmonic wave of YAG laser are irradiated through a slit 1004.

[0066] For example, a linear laser beam 1007 is a fundamental wave (wavelength 1064 nm) and a linear laser beam 1008 is a second harmonic wave (wavelength 532 nm). When an amorphous semiconductor film 1003 is an amorphous silicon film, advantages are brought that the linear laser beam 1007 transmits the amorphous silicon film and reaches a substrate 1001, so that the amorphous silicon film is heated by the substrate 1001 of the irradiated region consequently crystallization of the amorphous silicon film is promoted. On the other hand, the linear laser beam 1008 is converted into heat by being absorbed partially with the amorphous silicon film so that it contributes to crystallization directly. When the laser energy density of linear laser beam 1008 is not less than 300 mJ/cm^2 , the amorphous silicon film can be dissolved so that crystallization can be performed easily.

[0067] [Embodiment mode 6] In the present embodiment mode, other embodiment mode of forming a crystalline semiconductor film by applying a crystallizing method with catalytic element which is disclosed in Japanese Patent Application Laid-open No. Hei 7-130652 is explained by Figure 11.

[0068] As shown in Figure 11 (A), in the same way as the embodiment mode 5, undercoating films 1102a and 1102b, and a semiconductor film 1103 having amorphous structure are formed to a thickness of 25 to 80 nm on a glass substrate 1101. As an amorphous semiconductor film, an amorphous silicon (a-Si) film, an amorphous silicon germanium (a-SiGe) film, an amorphous silicon carbide (a-SiC) film, an amorphous silicon tin (a-SiSn) film, etc. can be used. It is preferable that these amorphous semiconductor film are formed so as to contain hydrogen of about 0.1 to 40 atomic%. For example, an amorphous silicon film is formed to a thickness of 55 nm. And then, a layer 1104 containing catalytic element is formed by spin coat method that solution containing catalytic element of 10 ppm by weight conversion is coated by rotating the substrate with a spinner. Catalytic element are nickel (Ni), germanium (Ge), iron (Fe), palladium (Pd), tin (Sn),

zinc (Pb), cobalt (Co), platinum (Pt), copper (Cu), gold (Au), etc. As the layer 1104 containing this catalytic element, a layer of the above catalytic element can be formed to a thickness of 1 to 5 nm by printing, spray method, barcoater method besides spin coat method, or sputtering, and vacuum evaporation method.

[0069] And then, in a process for crystallization shown in Figure 11 (B), first a heat treating is performed at 400 to 500 °C for about one hour so that the quantity of hydrogen-containing of the amorphous silicon film is made to be not more than 5 atom%. If the quantity of hydrogen-containing of the amorphous silicon film is this value from the beginning after deposition, this heat treating is not always necessary. Next, heat crystallization is performed at 550 to 600 °C in a nitrogen atmosphere for 1 to 8 hours by using a furnace for furnace annealing. The crystalline semiconductor film 1105 made of the crystalline silicon film can be obtained by the processes mentioned above (Figure 11 (B)).

[0070] However, when the crystalline semiconductor film 1105 manufactured by this heat crystallization is observed in broad perspective by an optical microscope, it is sometimes observed that the amorphous region remains locally, in this case, an amorphous ingredient having a broad peak at 480 cm^{-1} is observed by Raman spectroscopy in the same way. Therefore, as explained in the embodiment mode 5 after thermal annealing, it can be applied as an effective means that the crystallinity is heightened by which a linear laser beam is irradiated to the crystalline semiconductor film 1105 by using any one of heat treating methods of a semiconductor film by using a laser beam shown in the embodiment modes 1 to 4.

[0071] Figure 11 (C) shows the situation, for example, the pulse oscillating frequency of Nd: YAG laser is 1 to 10 kHz, the laser energy density is 100 to 500 mJ/cm² (typically 100 to 400 mJ/cm²) and a linear laser beam 1107 is scanned (or the substrate is shifted relatively) in the vertical direction to the longitudinal direction. The width of linear laser beam 1107 is 100 to 1000 μm, for example 400 μm. A slit 1106 is provided at this time, and regulates the length in the longitudinal direction of the linear laser beam.

[0072] Thus, a crystalline semiconductor film with high crystallinity can be formed by heat treating method by using heat crystallization and a laser beam of the present invention. Besides, by regulating the length in the longitudinal direction of the linear laser beam 1107 with the slit 1106,

the linear laser beam is irradiated easily to a substrate of which one side is at least longer than the length in the longitudinal direction of the linear laser beam.

[0073] [Embodiment mode 7] Figure 12 shows an example wherein a heat treating method of a semiconductor film by using a laser beam of the present invention is applied to an activation treating of a semiconductor film to which one-conductive type impurity element is doped.

[0074] Figure 12 (A) shows the situation wherein a substrate 1301, a first insulating film 1302, an island-shaped semiconductor film 1303, and a second insulating film 1304 are formed. It is desirable that the island-shaped semiconductor film 1303 is made from a crystalline semiconductor film manufactured in the embodiment modes 5 or 6. Doping of one-conductive type impurity element 1307 is performed by the ion doping method and ion implanting method that said impurity element is ionized, accelerated in the electric field and implanted into a semiconductor film. If a mask 1306 is formed on the second insulating film at that time, an impurity region 1308 can be formed selectively on the island-shaped semiconductor film 1303. The mask 1306 can be any one of a resist, a conductive film or an insulating film, and it is suitable that it has an effect of screening said ionized impurity element to the island-shaped semiconductor film 1303 of the lower layer.

[0075] Because one-conductive type impurity element doped in Figure 12 (A) rarely functions as a donor or an acceptor as it is, a treating for activation is performed generally. This treating can be performed by thermal annealing with a furnace for furnace annealing, besides, it is suitable that the heat treating method of a semiconductor film by using a laser beam of the present invention is used.

[0076] Figure 12 (B) is an example of using the heat treating method shown in the embodiment mode 4, wherein the heat treating is performed on the island-shaped semiconductor film 1303 by which two wavelengths selected from a fundamental wave, a second harmonic wave and a third harmonic wave of YAG laser are irradiated synchronously through a slit 1309.

[0077] For example, a linear laser beam 1310 is a fundamental wave (wavelength 1064 nm), and a linear laser beam 1311 is a second harmonic wave (wavelength 532 nm). The activation of the impurity region 1308 can be performed effectively by the multiplier effect of these two linear laser beams. That is to say, the linear laser beam 1310 reaches the substrate 1301, and is useful for heating the island-shaped semiconductor film 1303 from the substrate 1301 side of the irradiated region. Also, the linear laser beam 1311 irradiated on the impurity region 1308 is absorbed

partially with the impurity region 1308 and is converted into heat so that it contributes to activation directly. When the laser energy density of the linear laser beams 1310 and 1311 is not more than 300 mJ/cm^2 , it is possible to dissolve the island-shaped semiconductor film 1303 so that the activation can be performed easily. Besides, by regulating the length in the longitudinal direction of the linear laser beams 1310 and 1311 by the slit 1309, the linear laser beams can be irradiated easily to a substrate of which one side is at least longer than the length in the longitudinal direction of the linear laser beams. Of course, the same effect can be obtained if the heat treating method shown in the embodiment modes 1 to 3 is applied to this embodiment mode.

[0078] [Embodiment 1] The present embodiment shows processes for manufacturing a display device, and a method for manufacturing a pixel TFT and a storage capacity of a pixel portion, and TFT of a driving circuit provided around a display region simultaneously is explained in detail according to the processes with Figures 13 to 15.

[0079] In Figure 13 (A), as a substrate 101, a plastic substrate having no optical anisotropy such as polyethylene terephthalate (PET), polyethylene naphthalate (PEN), polyethersulfone (PES), etc. can be used, in addition to a glass substrate such as barium borosilicate glass, aluminoborosilicate glass, etc. which is typified by #7059 glass, #1737 radical glass, etc. of Corning. In case of using a glass substrate, the heat treating can be performed in advance at low temperature which is lower by about 10 to $20 \text{ }^\circ\text{C}$ than glass distortion spot. And then, in order to prevent the impurity diffusion from the substrate 101, an undercoating film 102 made of an insulating film such as a silicon oxide film, a silicon nitride film, a silicon oxide nitride film, etc. is formed on the surface of the substrate 101 for forming TFT. For example, a silicon oxide nitride film 102a made from SiH_4 , NH_3 and N_2O by plasma CVD method is formed to a thickness of 10 to 200 nm (preferably 50 to 100 nm), and a silicon oxide nitride hydride film 102 b made from SiH_4 and N_2O is formed to a thickness of 50 to 200 nm (preferably 100 to 150 nm) in the same way and laminated thereon.

[0080] The silicon oxide nitride film is formed by plasma CVD method of parallel and flat type. The silicon oxide nitride film 102a is formed by introducing SiH_4 of 10 SCCM , NH_3 of 100 SCCM , and N_2O of 20 SCCM into a reaction chamber, the substrate temperature is $325 \text{ }^\circ\text{C}$, the reaction pressure is 40 Pa , the discharge electric density is 0.41 W/cm^2 , and the discharge frequency is 60 MHz . On the other hand, the silicon oxide nitride hydride film 102b is formed by introducing

SiH_4 of 5 SCCM, N_2O of 120 SCCM, and H_2 of 125 SCCM into a reaction chamber, the substrate temperature is 400 °C, the reaction pressure is 20 Pa, the discharge electric density is 0.41 W/cm², and the discharge frequency is 60 MHz. These films can be formed in series only by changing the substrate temperature and switching the reaction gases.

[0081] The silicon oxide nitride film 102a manufactured under the above conditions, of which density is $9.28 \times 10^{22}/\text{cm}^3$ and etching rate of the mixed solution (Stella Chemifa Corp., a brand name LAL 500) containing ammonium hydrogen fluoride (NH_4HF_2) of 7.13 % and ammonium fluoride (NH_4F) of 15.4 % at 20 °C is slow about 63 nm/min, is a dense and solid film. When such film is used as an undercoating film, it is effective that a semiconductor film formed on this film is prevented from diffusion of alkali metal element from a glass substrate.

[0082] Next, a semiconductor film 103a having an amorphous structure is formed to a thickness of 25 to 80 nm (preferably 30 to 60 nm) by the widely known methods such as plasma CVD method and sputtering. For example, an amorphous silicon film is formed to a thickness of 55 nm by plasma CVD method. An amorphous semiconductor film and a fine crystalline semiconductor film are included in semiconductor films, and the compound semiconductor film having an amorphous structure such as an amorphous silicon germanium film etc. can be used. Besides, the both of the undercoating film 102 and the amorphous semiconductor film 103a can be formed continuously. For example, after the silicon oxide nitride film 102a and the silicon oxide nitride hydride film 102b are deposited continuously by plasma CVD method as mentioned above, if the reaction gas is switched over from SiH_4 , N_2O and H_2 to SiH_4 and H_2 , or only to SiH_4 , these films can be formed in series without being exposed once in the atmosphere. As a result, the surface of the silicon oxide nitride hydride film 102b can be prevented from contamination, and the characteristic variation of TFT to be manufactured and the variation of threshold voltage can be reduced.

[0083] And then, a heat treating method by using a laser beam of the present invention (a laser crystallizing method is used here) is applied to crystallize the amorphous semiconductor film 103a. Any one of laser crystallizing methods explained in the embodiment modes 1 to 4 can be applied, concretely a method for crystallizing an amorphous semiconductor film shown in the embodiment modes 5 or 6 can be used. Because a substrate is heated locally and instantaneously by which a

linear pulse laser beam is irradiated, in case of using a glass substrate and a plastic one having inferior heat-resistance mentioned above, especially it is preferable that the laser crystallizing method of the present invention is applied.

[0084] A heat treating method by using a laser beam of the present invention is used suitably in a production method that a plurality of substrates for display device are cut from a kind of large-sized substrate shown in Figure 1. For example, in case that six substrates for display device of which screen size is 10.5 inch are cut from a substrate (mother glass) of 700 x 650 mm, it is preferable that the linear pulse laser beam is irradiated, of which length in the longitudinal direction (W shown in Figure 1) in the region to be irradiated is 300 nm. In this case, for example a linear laser beam can be irradiated, of which length in the longitudinal direction is 350 nm can be shortened to 300 nm by a slit as shown in Figure 1. If a slit is provided in an optical system of a laser apparatus so as to regulate the length in the longitudinal direction, a region to be irradiated with an arbitrary length can be formed corresponding to a screen size within the prescribed range.

[0085] The conditions of heat treating by using this laser beam are selected properly by a performer, for example, the laser pulse oscillating frequency is about 1kHz, and the laser energy density is 250 to 500 mJ/cm² (typically 300 to 400 mJ/cm²). And then the linear beam is irradiated all over the surface of substrate, and the overlap rate (the overlap rate) of linear beam at this time is 80 to 99 % (preferably 95 to 99 %). In this way, the crystalline semiconductor film 103b can be obtained as shown in Figure 13 (B).

[0086] Next, a resist pattern is formed with a photo mask 1 (PM1) on the crystalline semiconductor film 103b by a technology of photolithography, and island-shaped semiconductor films 104 to 108 are formed by dividing the crystalline semiconductor film into an island-shape with dry etching as shown in Figure 13 (C). The mixed gas of CF₄ and O₂ is used for dry etching. Subsequently, a mask layer 194 of a silicon oxide film is formed to a thickness of 50 to 100 nm by plasma CVD method or sputtering.

[0087] To the island-shaped semiconductor film in this condition, the impurity element with concentration of about 1×10^{16} to 5×10^{17} atoms/cm³ which grants p-type can be doped in all the surface of island-shaped semiconductor film for the purpose of controlling the threshold voltage (V_{th}) of TFT. As the impurity element for granting p-type to a semiconductor, elements of the

thirteenth group in the periodic law table such as boron (B), aluminum (Al), gallium (Ga), etc. are known. Though an ion implanting method and an ion doping method can be used for it, the ion doping method is suitable for treating a large-sized substrate. Boron (B) is doped by using diborane (B_2H_6) as a source gas in the ion doping method. Implantation of impurity element like this is not always necessary and can be omitted, however, especially it is used suitably for keeping the threshold voltage of n-channel type TFT within the prescribed range.

[0088] In order to form an LDD region of n-channel type TFT in a driving circuit, the impurity element for granting n-type is doped selectively into the island-shaped semiconductor films 105 and 107. Resist masks 195a to 195e are formed in advance. Phosphorus (P) and arsenic (As) can be used as the impurity element for granting n-type, accordingly the ion doping method with phosphine (PH_3) is applied here to dope phosphorus (P). The impurity regions are formed as n-type impurity regions 196 and 197 with low concentration, and it is preferable that the concentration of phosphorus (P) is within 2×10^{16} to 5×10^{19} atoms/cm³. In the present specification, the concentration of impurity element for granting n-type which is contained in the impurity regions 196 and 197 formed here is expressed by (n). Besides, the impurity region 198 is a semiconductor film for forming a storage capacity of a pixel matrix circuit, to which phosphorus (P) with the same concentration is doped (Figure 13 (D)).

[0089] Subsequently, a treating for activating the doped impurity element is performed. The treating for activation is performed by heat treating by using a laser beam explained in the embodiment mode 7. An example of heat treating conditions is that the laser pulse oscillating frequency is 1kHz and the laser energy density is 100 to 300 mJ/cm² (typically 150 to 250 mJ/cm²). And then the linear beam is irradiated all over the surface of substrate, and the overlap rate (the overlap rate) of linear beam at this time is 80 to 99 % (preferably 95 to 99 %).

[0090] A gate insulating film 109 is an insulating film containing silicon which is formed to a thickness of 40 to 150 nm by plasma CVD method or sputtering. For example, it is preferable that it is made from a silicon oxide nitride film of 120 nm. Also, a silicon oxide nitride film formed by doping O_2 into SiH_4 and N_2O is a preferable material for this use because the fixed electric charge density in film is reduced. Of course, the gate insulating film is not limited to the silicon oxide nitride film like this, and single layer or lamination of insulating film containing other silicon can be

used (Figure 13 (E)).

[0091] Next, as shown in Figure 13 (E), a heat-resistant conductive layer for forming a gate electrode on the gate insulating film 109 is formed. The heat-resistant conductive layer can be formed by single layer, if necessary, the lamination structure comprising a plurality of layers such as two layers or three layers can be used. By using a heat-resistant conductive material like this, for example, the structure wherein a conductive layer (A) 110 made of a conductive nitride metal film and a conductive layer (B) 111 made of a metal film are laminated is preferable. The conductive layer (B) 111 can be formed by element selected from tantalum (Ta), titanium (Ti), molybdenum (Mo) and tungsten (W), an alloy of which main ingredient is said element, or an alloy film which is combined with said elements (typically Mo-W alloy film, Mo-Ta alloy film), and the conductive layer (A) 110 is formed by tantalum nitride (Ta₃N₅), tungsten nitride (W₂N₃), titanium nitride (TiN) film, molybdenum nitride (Mo₃N₅), etc. Also, tungsten silicide, titanium silicide, and molybdenum silicide can be applied to the conductive layer (A) 110. It is preferable that the impurity concentration contained in the conductive layer (B) 111 is reduced for reduction of resistance, especially, it is preferable that the oxygen concentration is not more than 30 ppm. For example, tungsten (W) can realize the specific resistance which is not more than $20 \mu \Omega \text{cm}$ by which the oxygen concentration is made to be not more than 30 ppm.

[0092] The conductive layer (A) 110 can be 10 to 50 nm (preferably 20 to 30 nm), and the conductive layer (B) 111 can be 200 to 400 nm (preferably 250 to 350 nm). In case that W is used as a gate electrode, the conductive layer (A) 111 is formed with tungsten nitride (WN) to a thickness of 50 nm by introducing argon (Ar) gas and nitrogen (N₂) gas with sputtering method in which W is targeted, and the conductive layer (B) 110 is formed with W to a thickness of 250 nm. As the other method, a W film can be formed with tungsten fluoride (WF₆) by thermal CVD method. In either case, it is necessary to reduce the resistance for the purpose of using as the gate electrode, and it is preferable that the resistivity of the W film is not more than $20 \mu \Omega \text{cm}$. The resistivity in the W film can be reduced by enlarging the grain boundaries, however, in case that a large number of impurity elements such as oxygen exist in the W film, crystallization is prevented so that the resistance is increased. Accordingly, in case of sputtering, by using W target of 99.999 % in purity, furthermore by forming the W film with enough consideration as the impurity from a gaseous

atmosphere is not mixed at deposition, the resistivity of 9 to 20 $\mu\Omega\text{cm}$ can be realized.

[0093] On the other hand, in case that a TaN film is used for the conductive layer (A) 110, and a Ta film is used for the conductive layer (B) 111, they can be formed by sputtering in the same way. The TaN film is formed by using Ta as a target with the mixed gas of Ar and nitrogen for sputtering gas, and Ar is used for sputtering gas in the Ta film. Besides, when a proper quantity of Xe and Kr is added into these sputtering gases, the film can be prevented from peeling off by easing the inside stress of the film to be formed. The Ta film of α phase, of which resistivity is about 20 $\mu\Omega\text{cm}$, can be used for the gate electrode. However, the Ta film of β phase, of which resistivity is about 180 $\mu\Omega\text{cm}$, is not suitable for the gate electrode. Because the TaN film has the crystalline structure near to the α phase, the Ta film of α phase can be obtained easily if the Ta film is formed thereon. Besides, it is not shown in Figure, it is effective that a silicon film to which phosphorus (P) is doped is formed to a thickness of 2 to 20 nm under the conductive layer (A) 110. Consequently, a very small quantity of alkali metal element contained in the conductive layer (A) 110 or the conductive layer (B) 111 can be prevented from diffusing to the gate insulating film 109, as well as the improvement of the adhesive properties and the prevention of oxidization of the conductive film formed thereon are designed. In either case, it is preferable that the resistivity of the conductive layer (B) 111 is within 10 to 50 $\mu\Omega\text{cm}$.

[0094] Next, resist masks 112 to 117 are formed by using the technology of photolithography with a photo mask 2 (PM2), and gate electrodes 118 to 122 and a capacity wiring 123 are formed by etching the conductive layer (A) 110 and the conductive layer (B) 111 together. The gate electrodes 118 to 122 and the capacity wiring 123 are formed integrally by 118a to 112a made of the conductive layer (A) and 118b to 122b made of the conductive layer (B) (Figure 14 (A)).

[0095] A method for etching the conductive layer (A) and the conductive layer (B) can be selected suitably by performers, however when they are formed by materials of which main ingredients are W mentioned above, it is desirable that a dry etching method by using plasma with high density is applied in order to etch with high-speed and accuracy. As one method for obtaining plasma with high density, it is preferable to use an inductively coupled plasma (ICP) etching apparatus. The etching method of W by using ICP etching apparatus is that two kinds of gases of CF_4 and Cl_2 as etching gases are introduced to a reaction chamber, the pressure is 0.5 to 1.5 Pa (preferably 1 Pa),

and the electricity with high frequency of 200 to 1000 W (13.56 MHz) is applied to the inductively coupled portion. At this time, a stage on which a substrate is set is applied with the electricity with high frequency of 20 W, it becomes negatively charged by self-bias, consequently the anisotropic etching can be performed by which plus ions are accelerated. By using the ICP etching apparatus, the etching rate of 2 to 5 nm/sec can be obtained in a hard metal film such as W etc. Besides, in order to etching without the rest, it is preferable that over etching is performed by increasing the etching time in a ratio of about 10 to 20 %. However, it is necessary to pay attention to the selective ratio of etching with the undercoating. For example, because the selective ratio of the silicon oxide nitride film (the gate insulating film 109) to the W film is 2.5 to 3, the exposed face of the silicon oxide nitride film is etched about 20 to 50 nm by such over-etching treating, consequently it becomes thin substantially.

[0096] And then, in order to form an LDD region in an n-channel type TFT of a pixel TFT, a process of doping impurity element for granting n-type (n^- doping process) is performed. The impurity element for granting n-type in a self-alignment manner is doped by the ion doping method by using the gate electrodes 118 to 122 as masks. The concentration of phosphorus (P) which is doped as the impurity element for granting n-type is in a range of 10×10^{16} to 5×10^{19} atoms/cm³. In this way, n-type impurity regions with low concentration 124 to 129 are formed on the island-shaped semiconductor film as shown in Figure 14 (B).

[0097] Next, to the n-channel type TFT, an n-type impurity region with high concentration which functions as a source region or a drain region is formed (n^+ doping process). First, resist masks 130 to 134 are formed with a photo mask 3 (PM3), and the n-type impurity regions with high concentration 135 to 140 are formed by doping impurity element for granting n-type. Phosphorus (P) is used as the impurity element for granting n-type, the ion doping method by using phosphine (PH₃) is performed as the concentration is within a range of 1×10^{20} to 1×10^{21} atoms/cm³ (Figure 14(C)).

[0098] And then, p-type impurity regions with high concentration 144 and 145 as the source region and the drain region are formed on island-shaped semiconductor films 104 and 106 for forming a p-channel type TFT. The p-type impurity region with high concentration is formed in a self-alignment manner by doping the impurity element for granting p-type with gate electrodes 118

and 120 used as masks here. At this time, island-shaped semiconductor films 105, 107 and 108 for forming n-channel type TFT are covered overall with resist masks 141 to 143 which are formed with a photo mask 4 (PM4). The p-type impurity regions with high concentration 144 and 145 are formed by the ion doping method by using diborane (B_2H_6). The concentration of boron (B) in this region is made to be 3×10^{20} to 3×10^{21} atoms/cm³ (Figure 14 (D)).

[0099] Phosphorus (P) is doped in these p-type impurity regions with high concentration 144 and 145 in the previous process, so that it is contained with the concentration of 1×10^{20} to 1×10^{21} atoms/cm³ in the p-type impurity regions with high concentration 144a and 145a, and it is contained with the concentration of 1×10^{16} to 5×10^{19} atoms/cm³ in the p-type impurity regions with high concentration 144b and 145b. If the concentration of boron (B) doped in this process is increased by one-and-a-half to three, any problem is not caused on the function as the source region and the drain region of p-channel type TFT.

[0100] Subsequently, as shown in Figure 15 (A), a protective insulating film 146 is formed on the gate electrode and the gate insulating film. The protective insulating film can be formed with a silicon oxide film, a silicon oxide nitride film, a silicon nitride film or a lamination layer of combination of these ones. In either case, the protective insulating film 146 is made from an inorganic insulating material. A thickness of the protective insulating film 146 is 100 to 200 nm. When the silicon oxide film is used here, it is formed with plasma CVD method by mixing TEOS (Tetraethyl Orthosilicate) and O_2 , and by discharging under the reaction pressure of 40 Pa, the substrate temperature of 300 to 400 °C, the high frequency (13.56 MHz), the electric density of 0.5 to 0.8 W/cm². When the silicon oxide nitride film is used, it can be formed with a silicon oxide nitride film made from SiH_4 , N_2O and NH_3 , or a silicon oxide nitride film made from SiH_4 and N_2O by plasma CVD method. The manufacturing conditions in this case are the reaction pressure of 20 to 200 Pa, and the substrate temperature of 300 to 400 °C, and the high frequency (60MHz) electric density of 0.1 to 1.0 W/cm². Also, a silicon oxide nitride hydride film made from SiH_4 , N_2O and H_2 can be used. A silicon nitride film can be formed from SiH_4 and NH_3 by plasma CVD method in the same way.

[0101] Subsequently, a process for activating the impurity elements for granting n-type or p-type which are doped with respective concentrations is performed. This process can be performed by

thermal annealing by using a furnace for furnace annealing, besides it can be activated by heat treating method by using a laser beam explained in the embodiment mode 7. The condition of heat treating in this case is the same as that one mentioned above. On the other hand, in case of thermal annealing, the concentration of oxygen is not more than 1 ppm, preferably not more than 0.1 ppm in a nitrogen atmosphere at 400 to 700 °C, typically at 500 to 600 °C, accordingly the heat treating is performed at 550 °C for four hours in the present embodiment. Besides, when a plastic substrate with low heat-resistant temperature is used as the substrate 101, it is preferable to use the heat treating method by using a laser beam of the present invention (Figure 15 (B)).

[0102] After heat treating, furthermore, a heat treating is performed in a hydrogen atmosphere from 3 to 100 %, at 300 to 450 °C, for one to twelve hours, and a process for hydrogenating an island-shaped semiconductor film is performed. This process is for ending a dangling bond of 10^{16} to $10^{18}/\text{cm}^3$ in the island-shaped semiconductor film by hydrogen excited thermally. As the other means of hydrogenation, plasma hydrogenation (use hydrogen excited by plasma) can be performed.

[0103] When the combination of a heat treating method by using a laser beam of the present invention and a plasma hydrogenation treating is performed, an apparatus having structure shown in Figure 3 can be used. Concretely, the heat treating by using a laser beam is performed in a treating chamber 818, subsequently the substrate is transferred to a treating chamber 816 by a transferring means 820 and treating of plasma hydrogenation is performed. If hydrogen gas, ammonia gas etc. is introduced into the treating chamber 816, plasma hydrogenation can be performed easily. In this way, by storing substrates in the apparatus and treating in series without being exposed to the air, the contamination on the surface of the substrate can be prevented, besides, throughput can be improved.

[0104] And then, an interlayer insulating film 147 made from an organic insulating material is formed to an average thickness of 1.0 to 2.0 μm . As the organic resin material, polyimide, acryl, polyamide, polyimideamide, BCB (benzocyclobutene), etc. can be used. For example, when polyimide which is polymerized thermally after coating on the substrate is used, it is formed by baking at 300 °C in a clean oven. Besides, in case of using acryl, two liquid of the main material and hardening are mixed, which is applied to all the surface of substrate by a spinner, subsequently

the preparatory heating is performed at 80 °C for 60 seconds on a hot plate, and then baking is performed at 250 °C for 60 minutes in a clean oven, consequently the film can be formed.

[0105] In this way, the interlayer insulating film is formed with the organic insulating material so that the surface can be planarized satisfactorily. Besides, because the organic resin material has low dielectric rate generally, a parasitic capacity can be reduced. However, it is hygroscopic so that it is not suitable for a protective film, consequently as the present embodiment, it is necessary to use by combining with a silicon oxide film, a silicon oxide nitride film, a silicon nitride film, etc. formed as the protective insulating film 146.

[0106] Subsequently, a resist mask with the prescribed pattern is formed by using a photo mask 5 (PM5), and contact holes which reach the source regions or the drain regions formed on the respective island-shaped semiconductor films. The contact holes are formed by dry etching method. In this case, the interlayer insulating film made from the organic resin material is first etched by using the mixed gas of CF_4 , O_2 , He as the etching gas, subsequently the protective insulating film 146 is etched by using CF_4 and O_2 as etching gas successively. Furthermore, in order to increase the selection ratio with the island-shaped semiconductor film, the gate insulating film is etched by changing the etching gas into CHF_3 , consequently the contact holes can be formed satisfactorily.

[0107] And then, a conductive metal film is formed by sputtering and vacuum evaporation, a resist mask pattern is formed with a photo mask 6 (PM6), and source wirings 148 to 152 and drain wirings 153 to 157 are formed by etching. The drain wiring 157 functions as a pixel electrode here. It is not shown in figure, in the present embodiment, this electrode is formed with a Ti film to a thickness of 50 to 150 nm, a semiconductor film for forming a source or a drain region of the island-shaped semiconductor film and a contact are formed, and wiring is made by forming aluminum (Al) to a thickness of 300 to 400 nm piled up on the Ti film.

[0108] When hydrogenation treating is performed in this condition, the preferable result can be obtained for improvement of TFT characteristic. For example, it is preferable that heat treating is performed in an atmosphere containing hydrogen of 3 to 100 % at 300 to 450 °C for 1 to 12 hours, or if plasma hydrogenation method is used, the same effect can be obtained. Also, hydrogenation can be performed by diffusing hydrogen which exists in the protective insulating film 146 and the

undercoating film 102 to the island-shaped semiconductor films 104 to 108 by heat treating like this. In either case, it is desirable that the defect density in the island-shaped semiconductor films 104 to 108 is not more than $10^{16}/\text{cm}^3$, accordingly it is preferable that hydrogen of about 0.01 to 0.1 atomic% is granted (Figure 15 (C)).

[0109] A substrate having TFT of a driving circuit and a pixel TFT of a pixel portion on the same substrate can be accomplished by seven photo masks in this way. A first p-channel type TFT 200, a first n-channel type TFT 201, a second p-channel type TFT 202, a second n-channel type TFT 203 are formed in the driving circuit, and a pixel TFT 204 and a storage capacity 205 are formed in the pixel portion. A substrate like this is referred to as an active matrix substrate for convenience in the present specification.

[0110] The first p-channel type TFT 200 of the driving circuit has a single drain structure comprising a channel forming region 206, source regions 207a and 207b, and drain regions 208a and 208b made of a p-type impurity region with high concentration on the island-shaped semiconductor film 104. The first n-channel type TFT 201 has a channel forming region 209, an LDD region 210 overlapped with the gate electrode 119, a source region 212 and a drain region 211 on the island-shaped semiconductor film 105. In this LDD region, when the LDD region overlapped with the gate electrode 119 is L_{ov} , the length in the channel length direction is 0.5 to 3.0 μm , preferably 1.0 to 2.0 μm . By changing the length of the LDD region in the n-channel type TFT in this way, the high electric field generated in adjacency of the drain region is eased, hot carrier is prevented from generating, and TFT can be prevented from deteriorating. The second p-channel type TFT 202 of the driving circuit has the same single drain structure comprising a channel forming region 213, source regions 214a and 214b, and drain regions 215a and 215b made of a p-type impurity region with high concentration on the island-shaped semiconductor film 106. In the second n-channel type TFT 203, a channel forming region 216, an LDD regions 217 and 218 of which one portion is overlapped with the gate electrode 121, a source region 220 and a drain region 219 are formed on the island-shaped semiconductor film 107. The length of L_{ov} overlapped with the gate electrode of this TFT is 0.5 to 3.0 μm , preferably 1.0 to 2.0 μm . Besides, when the LDD region which is not overlapped with the gate electrode is L_{off} , the length in this channel length direction is 0.5 to 4.0 μm , preferably 1.0 to 2.0 μm . The pixel TFT 204 has

a channel forming regions 221 and 222, LDD regions 223 to 225, source or drain regions 226 to 228 on the island-shaped semiconductor film 108. The length in the channel length direction of the LDD region (Loff) is 0.5 to 4.0 μm , preferably 1.5 to 2.5 μm . Furthermore, the storage capacity 205 is formed by a capacity wiring 123, an insulating film made from the same materials as the gate insulating film, and a semiconductor film 229 connected to the drain region 228 of the pixel TFT 204. The pixel TFT 204 has a double gate structure in Figure 15 (C), however, a single gate structure, or a multi-gate structure wherein a plurality of gate electrodes are provided can be used.

[0111] Figure 25 is an upper side view showing about one pixel of a pixel portion. A cross section of A-A' shown in figure corresponds to a cross sectional view of a pixel portion shown in Figure 15 (C). A gate electrode 122 of the pixel TFT 204 is crossed with the island-shaped semiconductor film 108 there under through the gate insulating film which is not shown in Figure. Besides, the gate electrode 122 is in contact with a gate wiring 900 made of low resistant conductive material formed by using a material of Al, Cu, etc. outside of the island-shaped semiconductor film 108 without through a contact hole. A source region, a drain region, and an LDD region are formed on the island-shaped semiconductor film 108, which are not shown in Figure. Besides, 256 shows a contact portion with the source wiring 152 and the source region 226, and 257 shows a contact portion with the drain wiring 157 and the drain region 228. The storage capacity 205 is formed with a region where the semiconductor film 229 extending from the drain region 228 of the pixel TFT 204 is overlapped with the capacity wiring 123 through the gate insulating film. The impurity element for controlling valence electron is not doped to the semiconductor film 229 in this constitution.

[0112] Due to the constitution mentioned above, the structure of TFT which constitutes each circuit corresponding to the way requested by the pixel TFT and the driving circuit is made to be suitable, and operation performance and reliability of the semiconductor device can be improved. Furthermore, the LDD region, the source region and the drain region are activated easily by forming the gate electrode with a conductive material having heat-resistance. For manufacturing an active matrix substrate wherein such TFT is provided, if a heat treating method by using a laser beam of the present invention and a laser apparatus are used, TFT with fine characteristics can be

manufactured, and the productivity can be improved. A liquid crystal display device and an EL display device can be manufactured by using such active matrix substrate.

[0113] [Embodiment 2] An example of using a conductive material with heat-resistance such as W, Ta, etc. as a material for a gate electrode of TFT is shown in the embodiment 1. The reason why such material is used is caused by a plurality of factors of activating the impurity element mainly which is doped to a semiconductor film for the purpose of controlling valence electron after forming the gate electrode by thermal annealing at 400 to 700°C, preventing electromigration, improving corrosion-resistance, etc. However, the conductive material with heat-resistance like this has an area resistance of about 10 Ω , so that it is not suitable for the liquid crystal display device and the EL display device of which screen size is 4 inch or more. Because the gate wiring connected to the gate electrode is formed with the same material so that leading length on the substrate becomes long necessarily, consequently the delay time owing to the wiring resistance cannot be ignored.

[0114] For example, 480 gate wirings and 640 source ones are formed when the pixel density is VGA, and 768 gate wirings and 1024 source ones are formed when the pixel density is XGA. Concerning the screen side of display region, the length of a diagonal line is 340 mm in case of 13 inch class, and it is 460 mm in case of 18 inch class. A method for forming the gate wiring with a low resistant conductive material such as Al, copper (Cu), etc. is explained with Figure 16, as a means for realizing a liquid crystal display device like this in the present embodiment.

[0115] First, processes shown in Figure 13 (A) to Figure 14 (D) are performed in the same way as the embodiment 1. And then, a treating for activating the impurity elements which are doped into respective island-shaped semiconductor films is performed for the purpose of controlling valence electrons. It is the most preferable that this treating for activation is performed by a heat treating method by using a laser beam shown in the embodiment mode 7. Furthermore, the island-shaped semiconductor film is hydrogenated by which a heat treating is performed in an atmosphere of hydrogen of 3 to 100 %, at 300 to 450 °C, for 1 to 12 hours. This process is for ending dangling bond of the semiconductor film by thermally excited hydrogen. As the other means for hydrogenation, plasma hydrogenation (using hydrogen excited by plasma) can be performed (Figure 16 (A)).

[0116] After treatments of activation and hydrogenation, the gate wiring is formed with a low resistant

conductive material. This low resistant conductive layer is formed with a conductive layer (D) of which main ingredient is Al and Cu. For example, an Al film containing Ti of 0.1 to 2 wt% is formed overall as the conductive layer (D) (it is not shown in Figure). It is preferable that the conductive layer (D) 145 is 200 to 400 nm (preferably 250 to 350 nm). And then, the prescribed resist pattern is formed with a photo mask, and etching is performed, so that gate wirings 163 and 164 and a capacity wiring 165 are formed. The gate wiring can be formed by etching treating by which the conductive layer (D) is removed by wet etching with etching solution of phosphoric acid series as the selective processability with undercoating is kept. Consequently a protective insulating film 146 is formed (Figure 16 (B)).

[0117] Subsequently, an active matrix substrate can be accomplished by forming an interlayer insulating film 147 made from an organic insulating material, source wirings 148 to 151 and 167, and drain wirings 153 to 156 and 168 in the same way as the embodiment 1. Figure 17 (A) and (B) are upper side views in this condition, and a cross section of B-B' of Figure 17 (A) and that of C-C' of Figure 17 (B) correspond to those of A-A' and C-C' of Figure 16 (C). The gate insulating film, the protective insulating film and the interlayer insulating film are omitted in Figure 17 (A) and (B), however, the source wirings 148, 149 and 167 and the drain wirings 153, 154 and 168 are connected through contact holes to source and drain regions, which are not shown in figure, of the island-shaped semiconductor films 104, 105 and 108. Besides, a cross section of D-D' of Figure 17 (A) and that of E-E' of Figure 17 (B) are shown in Figure 18 (A) and (B) respectively. The gate wiring 163 is formed so as to overlap with the gate electrodes 118 and 119, and the gate wiring 164 is formed so as to overlap with the gate electrode 122 outside, the island-shaped semiconductor films 104, 105 and 108, accordingly the conductive layer (C) is in contact with (D) and they are conducted electrically. The wiring resistance can be reduced sufficiently by forming the gate wiring with low resistant conductive material in this way. Therefore, it can be applied to a liquid crystal display device and an EL display device of which pixel portion (screen size) is not less than 4 inch class.

[0118] [Embodiment 3] An active matrix substrate manufactured in the embodiment 1 can be applied to a reflective type liquid crystal display device as it is. On the other hand, in case of transmissive type liquid crystal display device, a pixel electrode provided in each pixel of a pixel

portion can be formed with a transparent electrode. A method for manufacturing an active matrix substrate corresponding to a transmissive type liquid crystal display device is explained with Figure 10 in the present embodiment.

[0119] An active matrix substrate is manufactured in the same way as the embodiment 1. In Figure 20 (A), a source wiring and a drain wiring are formed with a conductive metal film by sputtering and vacuum evaporation. A Ti film is formed to a thickness of 50 to 150 nm, a semiconductor film for forming a source or drain region of an island-shaped semiconductor film and a contact are formed, aluminum (Al) is formed to a thickness of 300 to 400 nm in piles on the Ti film, furthermore, a Ti film or a titanium nitride (TiN) film is formed to a thickness of 100 to 200 nm, consequently a three-layered structure is made. Subsequently, a transparent conductive film is formed overall, and a pixel electrode 171 is formed by patterning treating and etching treating with a photo mask. The pixel electrode 171 is formed on an interlayer insulating film 147, and a connection structure is formed by providing a portion overlapped with the drain wiring 169 of the pixel TFT 204.

[0120] Figure 20 (B) shows an example that a transparent conductive film is formed on an interlayer insulating film 147 first, and after a pixel electrode 171 is formed by patterning treating and etching treating, a drain wiring 169 is formed by providing a portion overlapped with the pixel electrode 171. The drain wiring 169 is provided by forming a Ti film to a thickness of 50 to 150 nm, forming a semiconductor film for forming source or drain region of an island-shaped semiconductor film and a contact, and forming aluminum (Al) to a thickness of 300 to 400 nm in piles on the Ti film. If it is constituted in this way, the pixel electrode 171 is in contact with only Ti film which forms the drain wiring 169. As a result, a material for transparent conductive film can be prevented from reacting on Al.

[0121] As the material of transparent conductive film, indium oxide (In_2O_3), an alloy of indium oxide tin oxide ($\text{In}_2\text{O}_3\text{-SnO}_2$; ITO), etc. can be formed with sputtering and vacuum evaporation and be used. An etching treating of such materials is performed with a solution of hydrochloric acid series. However, especially because an unetched portion is easy to produce in etching of ITO, an alloy of indium oxide zinc oxide ($\text{In}_2\text{O}_3\text{-ZnO}$) can be used to improve the etching processability. The alloy of indium oxide zinc oxide is excellent in the evenness of surface, and also in the stability

to heat to ITO, so that the corrosion reaction with Al which is in contact with the edge side of the drain wiring 169 can be prevented. Equally, zinc oxide (ZnO) is also suitable material, furthermore zinc oxide etc. into which gallium (Ga) is doped (ZnO:Ga) can be used in order to improve transmittance and conductivity of visible rays.

[0122] In this way, an active matrix substrate corresponding to a transmissive liquid crystal display device can be accomplished. In the present embodiment, the constitution like this is explained as the same process as the embodiment 1, which can be applied to an active matrix substrate shown in the embodiments 2 and 3.

[0123] [Embodiment 4] As shown in the embodiment mode 6, a method by which a crystalline semiconductor film is obtained by using a catalytic element promoting crystallization of an amorphous semiconductor film, furthermore the crystallization rate is improved by a heat treating method by using a linear laser beam of the present invention (laser crystallizing method) is effective for the purpose of manufacturing TFT with high field effect mobility. However, in this case, a very small quantity (about 1×10^{17} to 1×10^{19} atoms/cm³) of catalytic elements are left in the crystalline semiconductor film. Of course, TFT can be accomplished in such a condition, however, it is more preferable that the catalytic element which is left is removed from at least channel forming region in order to lower the OFF current. One of the means for removing this catalytic element is making use of gettering action by phosphorus (P).

[0124] The gettering treating by phosphorus (P) in this purpose can be performed simultaneously in the activating process explained in Figure 15 (B). This situation is explained with Figure 19. The concentration of phosphorus (P) necessary for gettering can be the same as that of impurity in n-type impurity region with high concentration, and by thermal annealing of the activating process, the catalytic elements can be segregated with its concentration kept from the channel forming region of n-channel type TFT and p-channel type TFT to the impurity region containing phosphorus (P) (the direction of arrow shown in Figure 19). As a result, the catalytic elements of about 1×10^{17} to 1×10^{19} atoms/cm³ are segregated in the impurity region. The TFT manufactured in this way can obtain high field effect mobility because the OFF current value is lowered and the crystallinity is fine, and achieve excellent characteristics.

[0125] [Embodiment 5] A process for manufacturing an active matrix type liquid crystal display

device from an active matrix substrate manufactured in the embodiment 1 is explained in the present embodiment. First, as shown in Figure 21 (A), a spacer composed of a pillar-shaped spacer is formed on an active matrix substrate in the condition of Figure 15 (C). The spacer can be provided by spraying particles of several μm , however, it is formed here by which a resin film is formed in all the surface of substrate, subsequently it is patterned. The material of spacer like this is not limited, for example, NN700 of JSR is used, which is applied with spinner, subsequently the prescribed pattern is formed by exposing and developing treating. Furthermore, it is hardened by being heated at 150 to 200 $^{\circ}\text{C}$ in a clean oven etc. The spacer manufactured in this way of which shape can be made to vary by the conditions of exposing and developing treating, preferably, if the pillar-shaped spacer 173 is a pillar-shape and of which top portion is flat, the mechanical strength as a liquid crystal display panel can be secured when a substrate on the opposite side is put together. The shape is not limited specially such as a conic shape, a pyramid shape, etc., for example in case of conic shape, concretely the height is 1.2 to 5 μm , the average radius is 5 to 7 μm , and the ratio of the average radius to the radius of the bottom portion is about 1 to 1.5. At this time, it is preferable that the taper angle seen from the cross section is not more than $\pm 15^{\circ}$.

[0126] The arrangement of pillar-shaped spacers can be decided arbitrarily, preferably, as shown in Figure 21 (A), the pillar-shaped spacer 168 is formed so as to cover the portion by piling a contact portion 235 of a drain wiring 161 (pixel electrode) in a pixel portion. The contact portion 235 is damaged in evenness so that liquid crystal is not orientated well in this portion, accordingly disclination etc. can be prevented by which the pillar-shaped spacer 168 is formed by filling resin for spacer into the contact portion 235 in this way.

[0127] Subsequently, an alignment film 174 is formed. Generally polyimide resin is used for the alignment film of liquid crystal display element. After forming the alignment film, rubbing treating is performed so that liquid crystal molecular aligns with some regular pre-tilt angle. The region which is not rubbed from the edge portion of the pillar-shaped spacer 173 provided in the pixel portion to the rubbing direction is made to be not more than 2 μm . Besides, it often becomes a problem that static electricity is generated in rubbing treating, and if the spacer 172 is formed on TFT of the driving circuit, the original role as a spacer and the effect of protecting TFT from the static electricity can be obtained.

[0128] A shielding film 176, a transparent conductive film 177 and an alignment film 178 are formed on a counter substrate 175 on the opposed side. The shielding film 176 is formed with Ti, Cr, Al, etc. to a thickness of 150 to 300 nm. And then, the active matrix substrate on which the pixel portion and the driving circuit are formed and the counter substrate are stuck together with a sealing agent 179. A filler 180 is mixed in the sealing agent 179, so that two substrates can be stuck together with an uniform interval by this filler 180 and the spacers 172 and 173. Subsequently, a liquid crystal material 606 is poured between both substrates, which are sealed completely with sealing agent (not shown in Figure). The widely known liquid crystal material can be used. Consequently, the active matrix type liquid crystal display device shown in Figure 21 (B) is accomplished.

[0129] An example of forming the spacer 172 in all the surface of TFT of the driving circuit is shown in Figure 21, however, this spacer is divided into plurality and can be formed as spacers 172a to 172e as shown in Figure 22. It is preferable that the spacer provided on the portion where a driving circuit is formed is formed so as to cover at least a source wiring and a drain wiring of the driving circuit in this way. Because of such constitution, each TFT of the driving circuit can be covered and protected completely with the protective insulating film 146, the interlayer insulating film 147, and the spacer 172 or the spacers 172a to 172e.

[0130] Figure 23 is an upper side view of an active matrix substrate wherein a spacer and a sealing agent are formed, which shows the relation of position among a pixel portion and a driving circuit portion, and a spacer and a sealing agent. A scanning signal driving circuit 185 and a image signal driving circuit 186 are provided as driving circuits around a pixel portion 188. Furthermore, a signal processing circuit 187 of CPU, memory, etc. can be added. And then, these driving circuits are connected to an external input and output terminal 182 by a connection wiring 183. In the pixel portion 188, a pixel is formed by which a group of gate wirings 189 extended from the scanning signal driving circuit 185 and a group of source wirings 190 extended from the image signal driving circuit 186 are crossed in matrix shape, and a pixel TFT 204 and a storage capacity 205 are provided respectively in each pixel.

[0131] The spacer 173 provided in the pixel portion can be provided on all the pixels, and also can be provided at intervals of several to several tens pixels arranged in matrix shape. That is to say, it

is preferable that the ratio of the number of spacer to all the number of pixels constituting the pixel portion is 20 to 100 %. Besides, the spacers 172, 172' and 172'' provided in the driving circuit portion can be provided so as to cover all the surface, or can be provided by dividing into plurality aligning to the position of the source and the drain wiring of each TFT as shown in Figure 22. The sealing agent 179 is formed outside the pixel portion 188, the scanning signal controlling circuit 185, the image signal controlling circuit 186, and other signal processing circuit 187, and inside the external input and output terminal 182 on the substrate 101.

[0132] A constitution of an active matrix type liquid crystal display device like this is explained with an oblique view of Figure 24. In Figure 24, the active matrix substrate is constituted by the pixel portion 188, the scanning signal driving circuit 185, the image signal driving circuit 186 and other signal processing circuit 187 which are formed on the glass substrate 101. The pixel TFT 204 and the storage capacity 205 are provided in the pixel portion 188, and the driving circuit provided around the pixel portion is constituted by CMOS circuit as a base. The scanning signal driving circuit 185 and the image signal driving circuit 186 are connected respectively to the pixel TFT 204 with the gate wiring 122 and the source wiring 152. Besides, a flexible printed circuit (FPC) 191 is connected to the external input terminal 182, which is used for inputting an image signal etc. And it is connected to respective driving circuits with the connection wiring 183. A shielding film and a transparent electrode, which are not shown in Figure, are provided on the counter substrate 175.

[0133] The liquid crystal display device having such constitution can be formed by using the active matrix substrate shown in the embodiments 1 to 4. If the active matrix substrate shown in the embodiments 1 to 3 is used, the reflecting type liquid crystal display device can be obtained, and if the active matrix substrate shown in the embodiment 4, the transmissive type one can be obtained.

[0134] [Embodiment 6] In the present embodiment, an example of manufacturing a self-emitting type display panel with an electroluminescence (EL: Electro Luminescence) material (hereinafter referred to as EL display device) by using the active matrix substrate of the embodiment 5 is explained. Figure 26 (A) is an upper side view of an EL display panel by using the present invention. In Figure 26 (A), 10 is a substrate, 11 is a pixel portion, 12 is a source side driving circuit, 13 is a gate side driving circuit, and respective driving circuits lead to FPC 17 through

wirings 14 to 16 and are connected to an external apparatus.

[0135] Figure 26 (B) is a cross sectional view of A-A' of Figure 26 (A), and a counter plate 80 is provided at least on a pixel portion, preferably on a driving circuit and the pixel portion at this time. The counter plate 80 is stuck together by a sealing material 19 with an active matrix substrate wherein a TFT and a self-emitting layer made with an EL material are formed. Filler (not shown in Figure) is mixed into the sealing material 19, and two substrates are stuck together at about regular intervals by this filler. Furthermore, constitutionally the outside of sealing material 19 and the upper face and the periphery of FPC 17 are sealed by sealing agent 81. Silicon resin, epoxy resin, phenolic resin, butyl rubber, etc. are used for the sealing agent 81.

[0136] In this way, the active matrix substrate 10 and the counter substrate 80 are stuck together by the sealing material 19, accordingly a space is formed between them. A filler 83 is poured between the space. This filler 83 also has the effect of adhering the counter plate 80. PVC (polyvinylchloride), epoxy resin, silicon resin, PVB (polyvinylbutyral), EVA (ethylenevinylacetate), etc. can be used for the filler 83. Besides, the self-emitting layer is easily affected by moisture and humidity so that it is easily deteriorated, accordingly it is desirable that a desiccant such as barium oxide is mixed to the inside of this filler 83 to keep the moisture absorption effect. Furthermore, constitutionally the corrosion by alkali element etc. contained in the filler 83 is prevented by forming a passivation film 82 made with a silicon nitride film, a silicon oxide nitride film, etc. on the self-emitting layer.

[0137] For the counter plate 80, a glass plate, an aluminum plate, a stainless plate, FRP (Fiberglass-Reinforced Plastics) plate, PVF (polyvinylfluoride) film, mylar film (a brand name of Dupon), a polyester film, an acrylic film or plate, etc. can be used. Also, the moisture-resistance can be improved by using a sheet having structure that an aluminum foil of several tens μm is interposed with PVF film and mylar film. In this way, the EL element is made airtight and is shut off from the air.

[0138] Besides, a TFT for driving circuit (however, CMOS circuit combining an n-channel type TFT and a p-channel type TFT are shown in Figure.) 22 and a TFT for pixel portion 23 (however, only TFT for controlling current to the EL element is shown in Figure.) are formed on the substrate 10 and the undercoating film 21 in Figure 26 (B). An LDD region having the constitution shown

by the present embodiment mode is provided especially in the n-channel type TFT among these TFTs, in order to prevent the ON current from reducing by the hot carrier effect, and the characteristics from reducing by V_{th} shift and bias stress.

[0139] For example, p-channel type TFTs 200 and 202, and n-channel type TFTs 201 and 203 shown in Figure 15 (C) can be used for the TFT for driving circuit 22. Also, a pixel TFT 204 shown in Figure 15 (B) or a p-channel type TFT having the same structure as 204 can be used for a TFT for pixel portion 23.

[0140] In order to manufacture the EL display device from the active matrix substrate in the condition of Figure 15 (C) or Figure 16 (C), an interlayer insulating film (a planarizing film) 26 made from resin material is formed on the source wiring and the drain wiring, on which a pixel electrode 27 made with a transparent conductive film connected to a drain of TFT 23 for pixel portion electrically is formed. The compound of indium oxide and tin oxide (referred to as ITO) or that of indium oxide and zinc oxide can be used for the transparent conductive film. After the pixel electrode 27 is formed, the insulating film 28 is formed, subsequently an aperture is formed on the pixel electrode 27.

[0141] Next, a self-emitting layer 29 is formed. The self-emitting layer 29 can be a lamination structure or a single structure by combining the widely known EL materials (a hole implanting layer, a hole transferring layer, a light emitting layer, an electron transferring layer or an electron implanting layer) freely. The widely known technology can be used in what kind of structure is used. Besides, monomer series materials and polymer series materials are included in the EL materials. The evaporation method is used when the monomer series materials are used, and easy methods such as the spin coat method, the printing method, the ink jet method, etc. can be used when the polymer series materials are used.

[0142] The self-emitting layer is formed with a shadow mask by the evaporation method, the ink jet method, the dispenser method, etc. In either case, displaying with colors can be performed by forming light emitting layers (red color emitting layer, green color emitting layer and blue color emitting layer) wherein light emission with different wavelength is possible per pixel. In addition to it, any one of methods of combining a color conversion layer (CCM) and color filters, and a method of combining a white color emitting layer and color filters, can be used. Of course, the EL

display device of single color emission is possible.

[0143] After the self-emission layer 29 is formed, a cathode 30 is formed thereon. It is desirable that moisture and oxygen which exist on the interface between the cathode 30 and the self-emitting layer 29 are removed to the utmost. Therefore, means that the self-emission layer 29 and the cathode 30 are formed successively in a vacuum, or the self-emission layer 29 is formed in an inert gas atmosphere and the cathode 30 is formed in a vacuum without releasing into the air are necessary. The deposition mentioned above is possible by using a deposition apparatus of multi-chamber system (cluster tool system) in the present invention.

[0144] Besides, the lamination structure of a LiF (lithium fluoride) film and an Al (aluminum) film is used for the cathode 30 in the present embodiment. Concretely the LiF (lithium fluoride) film is formed to a thickness of 1 nm on the self-emission layer 29 by evaporation, on which the aluminum film is formed to a thickness of 300 nm. Of course, MgAg electrode of the widely known cathode material can be used. And then, the cathode 30 is connected to a wiring 16 in the region shown by 31. The wiring 16 is a power supply line for supplying the prescribed voltage to the cathode 30, and is connected to FPC 17 through an anisotropic conductive paste material 32. A resin layer 80 is formed furthermore on the FPC 17 so that the bond strength of this portion is increased.

[0145] In order to connect the cathode 30 to the wiring 16 electrically in the region shown by 31, it is necessary to form contact holes in the interlayer insulating film 26 and the insulating layer 28. These holes can be formed when the interlayer insulating film 26 is etched (at forming the contact hole for the pixel electrode) and when the insulating film 28 is etched (at forming the aperture before forming the self-emission layer). Besides, when the insulating film 28 is etched, the interlayer insulating film 26 can be etched together. In this case, if the interlayer insulating film 26 and the insulating film 28 are made from the same resin material, the shape of contact hole can be fine.

[0146] Also, the wiring 16 is connected to FPC 17 electrically through the clearance (however it is filled with the sealing agent 81) between sealing agent 19 and the substrate 10. Besides, the wiring 16 is explained here, and other wirings 14 and 15 are connected to FPC 17 electrically passing through under the sealing material 18 in the same way.

[0147] The furthermore detailed structure of cross section in a pixel portion is shown in Figure 27,

the upper side structure is shown in Figure 28 (A), and a circuit diagram is shown in Figure 28 (B). In Figure 27 (A), TFT 2402 for switching provided on a substrate 2401 is formed with the same structure as a pixel TFT 204 in Figure 15 (C) of the embodiment 1. Two TFTs are connected in series substantially by double gate structure, accordingly advantage is brought that the OFF current value can be reduced. Also, the double gate structure is used in the present embodiment, a triple gate structure and a multi gate structure having more gates can be used.

[0148] Besides, TFT 2403 for controlling current is formed with the n-channel type TFT 201 shown in Figure 15 (C). At this time, a drain line 35 of TFT 2402 for switching is connected electrically to a gate electrode 37 of TFT for controlling current with a wiring 36. Also, a wiring shown by 38 is a gate line which connects electrically gate electrodes 39a and 39b of TFT 2402 for switching.

[0149] At this time, it is very significant that TFT 2403 for controlling current has the structure of the present invention. TFT for controlling current is an element for controlling the quantity of current which flows in EL element, accordingly it has high dangerousness of deterioration by heat and hot carrier owing to a lot of current. Consequently, the deterioration of TFT can be prevented by providing an LDD region of which one portion is overlapped with a gate electrode in TFT for controlling current, and the stability of operation can be increased.

[0150] Besides, TFT 2403 for controlling current is shown by a single gate structure in the present embodiment, and a multi-gate structure that a plurality of TFTs are connected in series can be used. Furthermore, a structure can be used that a channel forming region is divided into plurality substantially by connecting a plurality of TFTs in juxtaposition so that radiation of heat is performed with high efficiency. Such structure is effective as measures of deterioration by heat.

[0151] Besides, as shown in Figure 28 (A), a wiring to be a gate electrode 37 of TFT 2403 for controlling current is overlapped with a drain line 40 of TFT 2403 for controlling current in the region shown by 2404 through an insulating film. At this time, a condenser is formed in the region shown by 2404. This condenser 2404 functions as a condenser for holding the voltage applied to the gate of TFT 2403 for controlling current. Besides, the drain line 40 is connected to a current supplying line (a power source line) 2501, to which the constant voltage is always applied.

[0152] A first passivation film 41 is provided on TFT 2402 for switching and TFT 2403 for controlling current, on which a planarizing film 42 made with a resin insulating film is formed. It

is very important that the step difference by TFT is planarized with the planarizing film 42. A self-emission layer formed subsequently is very thin, so that the inferiority of emission is sometimes caused by the step difference. Therefore, it is desirable that planarization is performed before forming a pixel electrode so as to form the self-emission layer on plane face as possible as it can.

[0153] Also, 43 is a pixel electrode (the cathode of EL element) made with a conductive film with high reflexivity, and is connected electrically to a drain of TFT 2403 for controlling current. It is preferable that a conductive film with low resistance such as an aluminum alloy film, a copper alloy film, a silver alloy film, etc., or a laminated film of those is used as the pixel electrode 43. Of course, the lamination structure with other conductive film can be used. Also, an light emission layer 44 is formed in a ditch (correspond to a pixel) formed by banks 44a and 44b made with an insulating film (preferably resin). Besides, only one pixel is shown in Figure, light emission layers corresponding to each color of R (red), G (green) and B (blue) can be formed separately. The π conjugate polymer series material is used as the organic EL material for the light emission layer. The typical polymer series materials are poly-para-phenylenevinylene (PPV) series, polyvinyl carbazole (PVK) series, poly fluorene series, etc. Also, there are various types as the PPV series organic EL materials, for example materials mentioned in "H. Shenk, H. Becker, O. Gelsen, E. Kluge, W. Kreuder, and H. Spreitzer, "Polymers for Light Emitting Diodes", Euro Display, Proceedings, 1999, p. 33-37" and Japanese Patent Application Laid-Open No. Heisei 10-92576 can be used.

[0154] As a concrete light emission layer, cyano phenylenevinylene can be used for a light emission layer of red emission, poly phenylenevinylene can be used for a light emission layer of green emission, and poly phenylenevinylene or poly alkylphenylene can be used for a light emission layer of blue emission. A film thickness can be 30 to 150 nm (preferably 40 to 100 nm). However, the above is an example of the organic EL material which can be used for the light emission layer, it is not necessary to be limited to them at all. The self-emission layer (a layer for light emitting and for making carrier move therefore) can be formed by combining freely a light emission layer, an electric charge transferring layer or an electric charge implanting layer. For example, an example of using a polymer series material as a light emission layer is shown in the present embodiment, and a monomer series organic EL material can be used. Also, an inorganic material such as silicon

carbide etc. can be used as the electric charge transferring layer and the electric charge implanting layer. The widely known materials can be used as these organic EL materials and the inorganic materials.

[0155] The self-emission layer having the lamination structure wherein a hole implanting layer 46 made with PEDOT (poly thiophene) or PANi (poly aniline) is provided on the light emission layer 45 is formed in the present embodiment. And then, the anode 47 made with a transparent conductive film is provided on the hole implanting layer 46. In case of the present embodiment, because the light produced by the light emission layer 45 is emitted toward the upper side (toward over TFT), the anode must be translucent. The compound of indium oxide and tin oxide and that of indium oxide and zinc oxide can be used for the transparent conductive film, however, it is formed after the light emission layer and the hole implanting layer with low heat-resistance are formed, accordingly it is preferable that it is formed at the temperature as low as possible.

[0156] As of forming the anode 47, a self-emission element 2405 is accomplished. Besides, the EL element 2405 indicates a condenser comprising the pixel electrode (the cathode) 43, the light emission layer 45, the hole implanting layer 46 and the anode 47. Because the pixel electrode 43 is almost equal to the area of pixel as shown in Figure 28 (A), the whole of pixel functions as the EL element. Therefore, the utilizing efficiency of light emission is very high so that the bright image displaying is possible.

[0157] By the way, in the present embodiment, a second passivation film 48 is provided further on the anode 47. A silicon nitride film or a silicon nitride oxide film is preferable for the second passivation film 48. This purpose is that the EL element is insulated with the outside, and has the both meanings of preventing deterioration by oxidation of the organic EL material, and of restraining gas from leaking out of the organic EL material. Accordingly, the reliability of the EL display device is improved.

[0158] As mentioned above, the EL display panel of the present invention has the pixel portion comprising pixels having the structure shown in Figure 28, TFT for switching of which OFF current value is low enough, and TFT for controlling current which is resistant to hot carrier implantation. Therefore, the EL display panel which has high reliability, and enables to display a fine image is obtained.

[0159] Figure 27 (B) shows an example that the structure of self-emission layer is reversed. TFT 2601 for controlling current is formed by using the p-channel type TFT 200 of Figure 15 (B). The manufacturing process can be referred to the embodiment 1. In the present embodiment, a transparent conductive film is used as a pixel electrode (the anode) 50. Concretely, a conductive film made with the compound of indium oxide and zinc oxide is used. Of course, the conductive film made with the compound of indium oxide and tin oxide can be also used.

[0160] And then, after banks 51a and 51b made with insulating films are formed, a light emission layer 52 made from polyvinyl carbazole is formed by applying solution. An electron implanting layer 53 made from potassium acetyl acetate (referred to as acacK), and the cathode 54 made of aluminum alloy are formed thereon. In this case, the cathode 54 functions as a passivation film. In this way, the EL element 2602 is formed. In the present embodiment, the light produced by the light emission layer 53 is emitted toward the substrate on which TFT is formed as shown by an arrow. When the structure such as the present embodiment is used, it is preferable that TFT 2601 for controlling current is formed with a p-channel type TFT.

[0161] Besides, the constitution of the present embodiment can be performed by combining freely the constitutions of TFT of the embodiments 1 to 2. Also, it is effective that the EL display panel of the present embodiment is used as the displaying portion of the electron apparatus of the embodiment 8.

[0162] [Embodiment 7] In the present embodiment, Figure 29 shows an example in case of a pixel having different structure from the circuit diagram shown in Figure 28 (B). Besides, in the present embodiment, 2701 is a source wiring of TFT 2702 for switching, 2703 is a gate wiring of TFT 2702 for switching, 2704 is TFT for controlling current, 2705 is a condenser, 2706 and 2708 are current supplying lines, and 2707 is an EL element.

[0163] Figure 29 (A) is an example when the current supplying line 2706 is in common with two pixels. That is to say, it is characterized by forming two pixels so as to be line symmetry by making the current supplying line 2706 the center line. In this case, because the number of the power source supplying lines can be reduced, the pixel portion can be high definition further.

[0164] Besides, Figure 29 (B) is an example of providing the current supplying line 2708 in parallel with the gate wiring 2703. Also, the structure that the current supplying line 2708 is not

overlapped with the gate wiring 2703 is shown in Figure 29 (B). If both are formed in different layers, they can be provided so as to be overlapped through an insulating film. In this case, the current supplying line 2708 and the gate wiring 2703 can hold a monopolizing area in common, so that the pixel portion can be high definition further.

[0165] Also, Figure 29 (C) is characterized by providing the current supplying line 2708 in parallel with the gate wiring 2703 in the same way as the structure of Figure 29 (B), furthermore by forming two pixels so as to be line symmetry by making the current supplying line 2708 the center line. Besides, it is effective that the current supplying line 2708 is provided so as to be overlapped with any one of the gate wirings 2703. In this case, because the number of the power source supplying lines can be reduced, the pixel portion can be high definition further. In Figure 29 (A) and Figure 29 (B), though the structure that a condenser 2404 is provided in order to hold the voltage applied to the gate of TFT 2403 for controlling current is shown, the condenser 2404 can be omitted.

[0166] Because the n-channel type TFT of the present invention as shown in Figure 27 (A) is used as TFT 2403 for controlling current, the LDD region is provided so as to overlap with the gate electrode through the gate insulating film. A parasitic capacity which is referred to as a gate capacity generally is formed in this overlapped region, and it is characterized by using this parasitic capacity positively instead of the condenser 2404 in the present embodiment. The capacitance of this parasitic capacity is changed by the area where the gate electrode mentioned above and the LDD region are overlapped each other so that it is decided by the length of the LDD region which is included in the overlapped region. Besides, the condenser 2705 can be omitted in the structures of Figure 29 (A), (B) and (C) in the same way.

[0167] Besides, the constitution of the present invention can be performed by combining freely the constitutions of TFT of the embodiments 1 to 2. Also, it is effective that the EL display panel of the present embodiment is used as a displaying portion of an electronic apparatus of the embodiment 8.

[0168] [Embodiment 8] In the present embodiment, a semiconductor device wherein an active matrix type liquid crystal display device by TFT circuit of the present invention is inserted is explained in Figures 30, 31 and 32.

[0169] Such semiconductor device is used in portable information terminals (electronic pocketbook,

mobile computer, portable telephone, etc.), video camera, still camera, personal computer, television set, etc. One example of them is shown in Figures 30 and 31.

[0170] Figure 30 (A) is a portable telephone comprising a body 9001, a voice output portion 9002, a voice input portion 9003, a display device 9004, an operation switch 9005, and an antenna 9006. The present invention can be applied to the voice output portion 9002, the voice input portion 9003, and the display device 9004 with an active matrix substrate.

[0171] Figure 30 (B) is a video camera comprising a body 9101, a display device 9102, a voice input portion 9103, an operation switch 9104, a battery 9105, and a television portion 9106. The present invention can be applied to the voice input portion 9103, the display device 9102 with an active matrix substrate, and the television portion 9106.

[0172] Figure 30 (C) is a mobile computer or a portable type information terminal comprising by a body 9201, a camera portion 9202, a television portion 9203, an operation switch 9204, and a display device 9205. The present invention can be applied to the television portion 9203 and the display device 9205 with an active matrix substrate.

[0173] Figure 30 (D) is a head mount display comprising a body 9301, a display device 9302 and an arm portion 9303. The present invention can be applied to the display device 9302. Also, it can be used in other signal controlling circuit, which is not shown in Figure.

[0174] Figure 30 (E) is a television set comprising a body 9401, a speaker 9402, a display device 9403, a receiving device 9404, an amplifier 9405, etc. The liquid crystal display device shown in the embodiment 5 and the EL display device shown in the embodiment 6 or 7 can be applied to the display device 9403.

[0175] Figure 30 (F) is a portable book comprising a body 9501, display devices 9502 and 9503, a memory medium 9504, an operation switch 9505 and an antenna 9506, and it displays data which are memorized in mini disc (MD) and DVD, and data which is received by antenna. The display devices 9502 and 9503 are direct view display devices, to which the present invention can be applied.

[0176] Figure 31 (A) is a personal computer comprising a body 9601, an image input portion 9602, a display device 9603 and a keyboard 9604.

[0177] Figure 31 (B) is a player using a recording medium wherein a program is recorded

(hereinafter referred to as recording medium), comprising a body 9701, a display device 9702, a speaker portion 9703, a recording medium 9704 and an operation switch 9705. Besides, music appreciation, movie appreciation, game and internet can be performed by using DVD (Digital Versatile Disc), CD, etc. as a recording medium in this apparatus.

[0178] Figure 31 (C) is a digital camera comprising a body 9801, a display device 9802, an eyepiece portion 9803, an operation switch 9804 and a television portion (not shown in Figure).

[0179] Figure 32 (A) is a front type projector comprising a display device 3601 and a screen 3602. The present invention can be applied to the display device and other signal controlling circuit.

[0180] Figure 32 (B) is a rear type projector comprising a body 3701, a projecting device 3702, a mirror 3703 and a screen 3704. The present invention can be applied to the display device and other signal controlling circuit.

[0181] Besides, Figure 32 (C) shows one example of the structure of projecting devices 3601 and 3702 in Figure 32 (A) and Figure 32 (B). The projecting devices 3601 and 3702 are constituted by a light source optical system 3801, mirrors 3802, 3804 to 3806, a dichroic mirror 3803, a prism 3807, a liquid crystal display device 3808, a phase difference plate 3809 and a projecting optical system 3810. The projecting optical system 3810 is constituted by the optical system including a projection lens. An example of three plates system is shown in the present embodiment, however it is not limited especially, for example single plate system can be used. Also, an optical system such as an optical lens, a film having polarizing function, a film for regulating the phase difference, an IR film, etc. can be provided in an optical path shown by an arrow in Figure 32 (C) suitably by performers.

[0182] Besides, Figure 32 (D) is a view showing one example of a structure of a light source optical system 3801 in Figure 32 (C). In the present embodiment, the light source optical system 3801 comprises a reflector 3811, a light source 3812, a lens arrays 3813 and 3814, a polarizing conversion element 3815 and a condensing lens 3816. Besides, the light source optical system shown in Figure 32 (D) is one example, accordingly it is not limited especially. For example, an optical system such as an optical lens, a film having polarizing function, a film for regulating the phase difference, an IR film, etc. can be provided in a light source optical system suitably by performers.

[0183] Besides, the present invention can be also applied to an image sensor and an EL type display element. In this way, an application range of the present invention is very wide, so that it can be applied to electronic apparatus in every field.

[0184]

[Effect of the present invention] According to the present invention, it is possible to perform a heat treating by using a laser beam on the specified region of a substrate of which one side is longer than the length in the longitudinal direction of the laser beam, by providing a slit for regulating the length in the longitudinal direction of a linear laser beam formed by an optical system. The heat treating by using a laser beam of the present invention can be applied to a laser crystallization method and a heat treating for activating one-conductive type impurity element. When such heat treating method by using a laser beam and a laser apparatus of the present invention, TFT having fine characteristics can be manufactured, and also the productivity can be improved. A liquid crystal display device and an EL display device can be manufactured by using such active matrix substrate.

[0185] Besides, a laser apparatus is constituted by the present invention, so that a heat treating by using laser beam can be performed to a large-sized substrate without making the apparatus large-scaled.

[A brief explanation of Figures]

[Figure 1] An explanatory view of a heat treating method to a semiconductor film by using a laser beam of the present invention.

[Figure 2] An explanatory view of a constitution of a laser apparatus of the present invention.

[Figure 3] An explanatory view of a constitution of a laser apparatus of the present invention.

[Figure 4] An explanatory view of a constitution of an optical system of a laser apparatus of the present invention.

[Figure 5] An explanatory view of a constitution of an optical system of a laser apparatus of the present invention.

[Figure 6] An explanatory view of a constitution of an optical system of a laser apparatus of the present invention.

[Figure 7] An explanatory view of a constitution of a light transmission medium.

[Figure 8] An explanatory view of a constitution of an optical system of a laser apparatus of the

present invention.

[Figure 9] An explanatory view of a method for forming a crystalline semiconductor film by a heat treating method to a semiconductor film by using a laser beam of the present invention.

[Figure 10] An explanatory view of a method for forming a crystalline semiconductor film by a heat treating method to a semiconductor film by using a laser beam of the present invention.

[Figure 11] An explanatory view of a method for forming a crystalline semiconductor film by a heat treating method to a semiconductor film by using a laser beam of the present invention.

[Figure 12] An explanatory view of a heat treating method to a semiconductor film by using a laser beam of the present invention.

[Figure 13] A cross sectional view showing a manufacturing process of a pixel TFT and a TFT of driving circuit.

[Figure 14] A cross sectional view showing a manufacturing process of a pixel TFT and a TFT of driving circuit.

[Figure 15] A cross sectional view showing a manufacturing process of a pixel TFT and a TFT of driving circuit.

[Figure 16] A cross sectional view showing a manufacturing process of a pixel TFT and a TFT of driving circuit.

[Figure 17] An upper side view showing a structure of a TFT of driving circuit and a pixel TFT.

[Figure 18] A cross sectional view showing a structure of a TFT of driving circuit and a pixel TFT.

[Figure 19] A cross sectional view showing a manufacturing process of a pixel TFT and a TFT of driving circuit.

[Figure 20] A cross sectional view showing a manufacturing process of a pixel TFT and a TFT of driving circuit.

[Figure 21] A cross sectional view showing a manufacturing process of an active matrix type liquid crystal display device.

[Figure 22] A cross sectional view showing a constitution of an active matrix type liquid crystal display device.

[Figure 23] An upper side view explaining an input terminal, a wiring, and a circuit arrangement and an arrangement of a spacer and a sealing agent of liquid crystal display device.

[Figure 24] An oblique view explaining a constitution of a liquid crystal display device

[Figure 25] An upper side view of a pixel of a pixel portion.

[Figure 26] An upper side view and a cross sectional view showing a structure of an EL display device.

[Figure 27] A cross sectional view of a pixel portion of an EL display device.

[Figure 28] An upper side view and a circuit diagram of a pixel portion of an EL display device.

[Figure 29] An example of a circuit diagram of a pixel portion of an EL display device.

[Figure 30] A view of an example of a semiconductor device.

[Figure 31] A view of an example of a semiconductor device.

[Figure 32] A view showing a constitution of a projecting type liquid crystal display device.

(51) Int.Cl. ⁷	識別記号	F I	チーコード*(参考)
H 0 1 L 21/268		H 0 1 L 21/268	J 2 K 0 0 2
G 0 2 F 1/37		G 0 2 F 1/37	5 F 0 5 2
H 0 1 L 21/20		H 0 1 L 21/20	5 F 0 7 2
29/786		H 0 1 S 3/00	B 5 P 1 1 0
21/336		3/109	

審査請求 未請求 請求項の数22 O L (全 33 頁) 最終頁に続く

(21) 出願番号	特願平11-338799	(71) 出願人	000153878 株式会社半導体エネルギー研究所 神奈川県厚木市長谷398番地
(22) 出願日	平成11年11月29日(1999.11.29)	(72) 発明者	山崎 舜平 神奈川県厚木市長谷398番地 株式会社半導体エネルギー研究所内
		(72) 発明者	荒井 康行 神奈川県厚木市長谷398番地 株式会社半導体エネルギー研究所内
		(72) 発明者	田中 幸一郎 神奈川県厚木市長谷398番地 株式会社半導体エネルギー研究所内

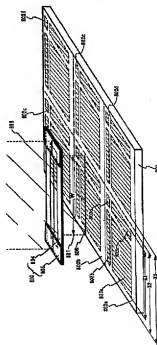
最終頁に続く

(54) 【発明の名称】 レーザー装置及びレーザー光を用いた熱処理方法並びに半導体装置の作製方法

(57) 【要約】

【課題】 基板の大型化に対応したレーザー光を用いた半導体膜の熱処理の方法及びそれを行うための装置及びレーザー光を用いた半導体膜の熱処理の方法及びそのレーザー装置を提供することを目的とする。

【解決手段】 本発明のレーザー光を用いた半導体膜の熱処理方法は、光学系にて形成された第1の長さの線状レーザー光をスリット800で第2の長さの線状レーザー光に変換して基板801に照射する。スリットはベース804と可動板805が一体となつて構成されるものであり、可動板805によって線状レーザー光の長手方向の長さを規定する。可動板805はベース804に固定されていても良いが、ベース804上で可変させる機能を付加すると、可変範囲内において任意の長さに線状レーザー光の長手方向の長さを変化させることにより大型基板の熱処理に対応できる。



【特許請求の範囲】

【請求項 1】 レーザー発振器と、
前記レーザー発振器から放射されるレーザー光を第 1 の長さの線状レーザー光に形成する少なくとも一つのレンズと、
前記第 1 の長さの線状レーザー光の長手方向をの長さを変化させ第 2 の長さの線状レーザー光を形成するスリットと、
前記第 2 の長さの線状レーザー光を被処理体に照射する処理室とを有することを特徴とするレーザー装置。

【請求項 2】 レーザー発振器と、
前記レーザー発振器から放射されるレーザー光を反射する階段状のミラーと、前記ミラーで反射したレーザー光を第 1 の長さの線状レーザー光に形成する少なくとも一つのレンズと、
前記第 1 の長さの線状レーザー光の長手方向をの長さを変化させ第 2 の長さの線状レーザー光を形成するスリットと、
前記第 2 の長さの線状レーザー光を被処理体に照射する処理室とを有することを特徴とするレーザー装置。

【請求項 3】 レーザー発振器と、
前記レーザー発振器から放射されるレーザー光を集光するマイクロレンズアレイと、
前記マイクロレンズアレイを通過したレーザー光を第 1 の形状の面から入射して第 2 の形状の面から放射する光伝導媒体と、
前記光伝導媒体を通過したレーザー光を第 1 の長さの線状レーザー光に形成する少なくとも一つのレンズと、
前記第 1 の長さの線状レーザー光の長手方向をの長さを変化させ第 2 の長さの線状レーザー光を形成するスリットと、
前記第 2 の長さの線状レーザー光を被処理体に照射する処理室とを有することを特徴とするレーザー装置。

【請求項 4】 レーザー発振器と、
前記レーザー発振器から放射されるレーザー光を基本波と高調波とに変換する波長変換器と、
前記基本波のレーザー光を第 1 の長さの線状レーザー光に形成する第 1 のレンズと、
前記高調波のレーザー光を第 2 の長さの線状レーザー光に形成する第 2 のレンズと、
前記第 1 の長さの線状レーザー光と前記第 2 の長さのレーザー光の長手方向の長さを変化させ第 3 の長さの線状レーザー光を形成するスリットと、
前記第 3 の長さの線状レーザー光を被処理体に照射する処理室とを有することを特徴とするレーザー装置。

【請求項 5】 レーザー発振器と、
前記レーザー発振器から放射されるレーザー光を第 1 の高調波と第 2 の高調波とに変換する波長変換器と、
前記第 1 の高調波のレーザー光を第 1 の長さの線状レーザー光に形成する第 1 のレンズと、

前記第 2 の高調波のレーザー光を第 2 の長さの線状レーザー光に形成する第 2 のレンズと、
前記第 1 の長さの線状レーザー光と前記第 2 の長さのレーザー光の長手方向の長さを変化させ第 3 の長さの線状レーザー光を形成するスリットと、
前記第 3 の長さの線状レーザー光を被処理体に照射する処理室とを有することを特徴とするレーザー装置。

【請求項 6】 請求項 3 において、光伝導媒体が光ファイバーアレイであることを特徴とするレーザー装置。

【請求項 7】 請求項 1 乃至請求項 6 のいずれかにおいて、前記レーザー発振器は $\text{Nd} : \text{YAG}$ レーザー、 $\text{Nd} : \text{YVO}_4$ レーザー、 $\text{Nd} : \text{YAlO}_3$ レーザーから選ばれた一つであることを特徴とするレーザー装置。

【請求項 8】 レーザー発振器から放射されるレーザー光を少なくとも一つのレンズにより第 1 の長さの線状レーザー光に形成する段階と、
前記第 1 の長さの線状レーザー光の長手方向をの長さをスリットにより変化させ第 2 の長さの線状レーザー光を形成する段階と、
前記第 2 の長さの線状レーザー光を被処理体に照射する段階とを有することを特徴とする熱処理方法。

【請求項 9】 レーザー発振器から放射されるレーザー光を階段状のミラーで反射する段階と、
前記ミラーで反射したレーザー光を少なくとも一つのレンズにより第 1 の長さの線状レーザー光に形成する段階と、
前記第 1 の長さの線状レーザー光の長手方向をの長さをスリットにより変化させ第 2 の長さの線状レーザー光を形成する段階と、
前記第 2 の長さの線状レーザー光を被処理体に照射する段階とを有することを特徴とする熱処理方法。

【請求項 10】 レーザー発振器から放射されるレーザー光をマイクロレンズアレイで集光する段階と、
前記マイクロレンズアレイを通過したレーザー光を光伝導媒体の第 1 の形状の面から入射して第 2 の形状の面から放射する段階と、
前記光伝導媒体を通過したレーザー光を少なくとも一つのレンズにより第 1 の長さの線状レーザー光に形成する段階と、
前記第 1 の長さの線状レーザー光の長手方向をの長さをスリットにより変化させ第 2 の長さの線状レーザー光を形成する段階と、
前記第 2 の長さの線状レーザー光を被処理体に照射する段階とを有することを特徴とする熱処理方法。

【請求項 11】 レーザー発振器から放射されるレーザー光を波長変換器により基本波と高調波とに変換する段階と、
前記基本波のレーザー光を第 1 のレンズにより第 1 の長さの線状レーザー光に形成する段階と、
前記高調波のレーザー光を第 2 の長さの線状レーザー光に形成する段階と、

3

さの線状レーザー光に形成する段階と、前記第1の長さの線状レーザー光と前記第2の長さのレーザー光の長手方向の長さをスリットにより変化させ第3の長さの線状レーザー光を形成する段階と、前記第3の長さの線状レーザー光を被処理体に照射する段階とを有することを特徴とする熱処理方法。

【請求項12】 レーザー発振器から放射されるレーザー光を波長変換器により第1の高調波と第2の高調波とに変換する段階と、

前記第1の高調波のレーザー光を第1のレンズにより第1の長さの線状レーザー光に形成する段階と、

前記第2高調波のレーザー光を第2のレンズにより第2の長さの線状レーザー光に形成する段階と、

前記第1の長さの線状レーザー光と前記第2の長さのレーザー光の長手方向の長さをスリットにより変化させ第3の長さの線状レーザー光を形成する段階と、前記第3の長さの線状レーザー光を被処理体に照射する段階とを有することを特徴とする熱処理方法。

【請求項13】 請求項8乃至請求項12のいずれかにおいて、前記レーザー発振器としてNd:YAGレーザー、Nd:YVO₄レーザー、Nd:YAlO₃レーザーから選ばれた一つを用いることを特徴とする熱処理方法。

【請求項14】 基板上に半導体膜を形成する工程と、第1の長さの線状レーザー光の長手方向の長さをスリットにより短縮された第2の長さの線状レーザー光を前記半導体膜に照射する工程と、

前記第2の長さの線状レーザー光が照射された半導体膜を活性層とする薄膜トランジスタを形成する工程とを有することを特徴とする半導体装置の作製方法。

【請求項15】 基板上に半導体膜を形成する工程と、前記半導体膜を選択的にエッチングして島状半導体膜を形成する工程と、

前記島状半導体膜の一部に導電型の不純物元素をドーピングして不純物領域を形成する工程と、

第1の長さの線状レーザー光の長手方向の長さをスリットにより短縮された第2の長さの線状レーザー光を少なくとも前記不純物領域に照射する工程と、

前記第2の長さの線状レーザー光が照射された不純物領域を用いて薄膜トランジスタを形成する工程とを有することを特徴とする半導体装置の作製方法。

【請求項16】 基板上に半導体膜を形成する工程と、第1の長さの線状レーザー光の長手方向の長さをスリットにより短縮された第2の長さの線状レーザー光を前記半導体膜に照射する工程と、

前記半導体膜を選択的にエッチングして島状半導体膜を形成する工程と、

前記島状半導体膜の一部に導電型の不純物元素をドーピングして不純物領域を形成する工程と、

前記第1の長さの線状レーザー光の長手方向の長さをス

4

リットにより短縮された第2の長さの線状レーザー光を少なくとも前記不純物領域に照射する工程と、

前記第2の長さの線状レーザー光が照射された半導体膜と該半導体膜の一部に形成された不純物領域とから薄膜トランジスタを形成する工程とを有することを特徴とする半導体装置の作製方法。

【請求項17】 基板上に半導体膜を形成する工程と、レーザー発振器をつとし、波長の異なる線状レーザー光(A)と線状レーザー光(B)の長手方向の長さをスリットにより短縮して前記半導体膜に同時に照射する工程と、

前記線状レーザー光(A)と線状レーザー光(B)が照射された半導体膜を活性層とする薄膜トランジスタを形成する工程とを有することを特徴とする半導体装置の作製方法。

【請求項18】 請求項17において、前記線状レーザー光(A)の波長は前記レーザー発振器から放射されるレーザー光の基本波であり、前記線状レーザー光(B)の波長は前記レーザー発振器から放射されるレーザー光の第2高調波または第3高調波であることを特徴とする半導体装置の作製方法。

【請求項19】 請求項17において、前記線状レーザー光(A)の波長は前記レーザー発振器から放射されるレーザー光の第2高調波であり、前記線状レーザー光(B)の波長は前記レーザー発振器から放射されるレーザー光の第3高調波であることを特徴とする半導体装置の作製方法。

【請求項20】 請求項14乃至請求項16のいずれかにおいて、前記第2の長さの線状レーザー光の長手方向の一端が前記基板の内側にくるように照射することを特徴とする半導体装置の作製方法。

【請求項21】 請求項17乃至請求項19のいずれかにおいて、前記線状レーザー光(A)と前記線状レーザー光(B)の長手方向の一端が前記基板の内側にくるように照射することを特徴とする半導体装置の作製方法。

【請求項22】 請求項14乃至請求項21のいずれかにおいて、前記第1のレーザー光は、Nd:YAGレーザー発振器、Nd:YVO₄レーザー発振器、Nd:YAlO₃レーザー発振器から放射されたレーザー光の一つであることを特徴とする半導体装置の作製方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明はレーザー光を用いた半導体膜の熱処理の方法及びそれを行うための装置(レーザーと該レーザーから出力されるレーザー光を被処理物まで導くための光学系を含む)に関する。さらに、本発明はレーザー光を用いた半導体膜の熱処理を行って作製される半導体装置の作製方法に関する。尚、本明細書において半導体装置とは、液晶表示装置やエレクトロミネッセンス(EL)材料を用いたEL表示装置等の電

5

気光学装置及び該電気光学装置を部品として含む電子装置を含むものとする。

【0002】

【従来の技術】近年、多結晶シリコン膜に代表される結晶質半導体膜を用いた薄膜トランジスタ（以下、TFTと記す）の開発が進められている。TFTは液晶表示装置やEL表示装置において、画素に設けるスイッチング素子や、その画素を制御するための駆動回路を形成する素子として用いられている。

【0003】多結晶シリコン膜を作製する方法は、非晶質シリコン膜（アモルファスシリコン膜）を結晶化させる技術が通常用いられている。特にレーザー光を用いて非晶質シリコン膜を結晶化させる方法が注目されている。本明細書中では、レーザー光を用いた熱処理方法の内、半導体膜をレーザー光で加熱して結晶化させ、結晶質半導体膜を得る方法をレーザー結晶化法という。

【0004】パルスレーザー光を用いたレーザー結晶化法は半導体膜を瞬間的に加熱して結晶化を行うものであり、ガラス基板やプラスチック基板等の耐熱性の低い基板に形成された半導体膜の結晶化方法として有効な技術である。また、従来の電熱炉を用いた加熱手段（以下、ファーンスアールという）に比べて格段にスループットが高いことが特徴である。

【0005】レーザー発振器には様々な種類があるが、一般的にはパルス発振型のエキシマレーザーを発振源とするレーザー光（以下、エキシマレーザー光という）を用いたレーザー結晶化法が用いられている。エキシマレーザーは出力が大きく、シリコン膜に対する吸収係数が高いという利点を有する。しかし、発振器が大型であり、供給するガスの精製や放電電極のメンテナンス等が必要であり、装置の維持管理には多少の労力を有する。

【0006】一方、固体レーザーであるYAGレーザーをレーザー結晶化の技術に適用することも検討されている。YAGレーザーは基本波の波長が1064nmであり、その高調波を利用することもできる。特に、半導体レーザーで励起するYAGレーザーは10kHzでも発振可能であり、このような高い周波数で繰り返し照射が可能であるという利点を有している。

【0007】ところで、液晶表示装置やEL表示装置は、通常ガラスを基板として用いて作製されている。画素や駆動回路を形成するためのTFTはガラス基板上の広い面積に渡って形成する必要があるため、レーザー結晶化を行う際には生産性を向上させるため、広い面積を短時間で処理する方法が要求されている。現在では、レーザーから出力された光を光学系にて幅100〜500μm程度の線状のレーザー光に変換して半導体膜に照射する方法が適用されている。そして、この線状レーザー光を一方に走査させて基板の全面を処理する方法が適用されている。

【0008】

6

【発明が解決しようとする課題】液晶表示装置やEL表示装置の画面サイズの大形化に対応し、かつ多数の表示装置を効率良く生産するために、ガラス基板を大型化して1枚の基板から複数の表示装置用基板を切り出す方法が用いられている。例えば、画面サイズが8〜10インチの表示装置を作製する場合には300×400mmのガラス基板を用いると2つの表示装置用基板を切り出すことができる。今後、画面サイズの大形化と切り出す基板枚数の増加を考慮して、一辺が900mm以上のガラス基板の大型化も検討されている。

【0009】しかし、レーザー結晶化法に代表されるレーザー光を用いた熱処理方法を用いる場合において、ガラス基板の大型化に対応して基板上に形成した半導体膜に照射する線状レーザー光を長尺化させると、その光学系は大型のレンズが必要になり、レーザー装置が大規模なものとなってしまふ。そのために装置の製造コストは増大し、また、それに対応して大出力のレーザー発振器が必要となってくる。

【0010】本発明は、このような問題点を解決するための手段であり、基板の大型化に対応したレーザー光を用いた半導体膜の熱処理の方法及びそれを行うための装置及びレーザー光を用いた半導体膜の熱処理の方法及びそれを行うためのレーザー装置（レーザーと該レーザーから出力されるレーザー光を被処理物まで導くための光学系を含む）に関する。さらに、本発明はレーザー光を用いた半導体膜の熱処理を行って作製される半導体装置の作製方法を提供することを課題とする。

【0011】

【課題を解決するための手段】本発明は、レーザー光を用いた半導体膜の熱処理において、光学系で線状に加工したレーザー光の長手方向に、その長さを調節するためのスリットを設け、線状レーザー光の長さを適時変化させることを特徴とする。レーザー光を線状に加工するとは、被処理体にレーザー光が照射された際の照射面の形状が線状になるようにレーザー光を加工しておくことを意味する。即ち、レーザー光の断面形状を線状に加工することを意味する。また、ここでの線状は、厳密な意味で線を意味しているのではなく、アスペクト比の大きい長方形（もしくは長楕円形）を意味する。例えば、アスペクト比が10以上（好ましくは100〜1000）のもの指す。

【0012】本発明の構成を図1を用いて説明する。基板801は、その寸法に規定はないが、1枚の基板から複数のパネルを取り出すことを前提としたものである。図1では基板801を6分割して、TFTを用いて形成する画素部とその駆動回路を一つのユニットとする表示装置を形成する基板802a〜802fを取り出す例を示している。図1において、表示装置を形成する基板802aには画素部803a、駆動回路803b、803c及びその他の信号処理回路803dが点線で示す部分

に形成されることを示している（802b〜802fも同様なものとする）。尚、1枚の基板から切り出す数に特に限定はなく、画素部や駆動回路の構成と配置も適宜決定されるものである。

【0013】本発明のレーザー光を用いた半導体膜の熱処理方法は、光学系にて形成された第1の長さの線状レーザー光をスリット800で第2の長さの線状レーザー光に変換して基板801に照射する。スリットはベース804と可動板805が一体となって構成されるものであり、可動板805によって線状レーザー光の長手方向の長さを規定する。可動板805はベース804に固定されていても良いが、ベース804上で可変させる機能を付加すると、可変範囲内において任意の長さに線状レーザー光の長手方向の長さを変化させることができる。

【0014】このようにして、基板801には第2の長さの線状レーザー光807による被照射領域808が形成される。図1では、被照射領域808の長手方向の長さをWとし、表示装置を形成する基板802aの画素部803aと、駆動回路803b、803c及びその他の信号処理回路803dが形成される領域の長さをX1とし、表示装置を形成する基板802aの一方方向の長さをX2とし、表示装置を形成する基板802aの一端から隣接する表示装置を形成する基板802dの画素部、駆動回路及びその他の信号処理回路が形成される領域までの長さをX3として表している。本発明の構成において、適したWの値は、X1よりも大きくかつX3よりも小さく、X2にほぼ等しいものとするのが好ましい。

【0015】このようなWの長さを有する線状レーザー光を、その長手方向と交差する方向に基板801を相対的に移動させることにより基板801上の表示装置を形成する基板802a〜802fにレーザー光を用いた半導体膜の熱処理（ここでは、レーザー結晶化）を行うことを可能にしている。

【0016】被照射領域808（即ち、第2の長さの線状レーザー光807）の長さは特に規定されるものではなく、図1のように表示装置を形成する領域の一边の長さに概略一致するように形成しても良いし、その他に画素部803a、駆動回路803b、803cの寸法に対応した長さとしても良い。

【0017】また、本発明においてレーザー光を用いた半導体膜の熱処理とは、レーザー光を照射して半導体膜を加熱する処理全般を指し、半導体膜をレーザー光で加熱して結晶化させ、結晶質半導体膜を得るレーザー結晶化法や、該半導体膜の原子の再配列を目的とする処理や、該半導体膜に添加された一導電型の不純物を活性化させる処理を含むものとする。

【0018】従って、本発明のレーザー装置は、レーザー発振器と、前記レーザー発振器から放射されるレーザー光を第1の長さの線状レーザー光に形成する少なくとも一つのレンズと、前記第1の長さの線状レーザー光の

長手方向をの長さを変化させ第2の長さの線状レーザー光を形成するスリットと、前記第2の長さの線状レーザー光を被処理体に照射する処理室とを有することを特徴としている。

【0019】また他の構成は、レーザー発振器と、前記レーザー発振器から放射されるレーザー光を反射する階段状のミラーと、前記ミラーで反射したレーザー光を第1の長さの線状レーザー光に形成する少なくとも一つのレンズと、前記第1の長さの線状レーザー光の長手方向をの長さを変化させ第2の長さの線状レーザー光を形成するスリットと、前記第2の長さの線状レーザー光を被処理体に照射する処理室とを有することを特徴としている。

【0020】また他の構成は、レーザー発振器と、前記レーザー発振器から放射されるレーザー光を集光するマイクロレンズアレイと、前記マイクロレンズアレイを通過したレーザー光を第1の形状の面から入射して第2の形状の面から放射する光伝導媒体と、前記光伝導媒体を通過したレーザー光を第1の長さの線状レーザー光に形成する少なくとも一つのレンズと、前記第1の長さの線状レーザー光の長手方向をの長さを変化させ第2の長さの線状レーザー光を形成するスリットと、前記第2の長さの線状レーザー光を被処理体に照射する処理室とを有することを特徴としている。光伝導媒体には光ファイバアレイを用いることができる。

【0021】また他の構成は、レーザー発振器と、前記レーザー発振器から放射されるレーザー光を基本波と高調波とに変換する波長変換器と、前記基本波のレーザー光を第1の長さの線状レーザー光に形成する第1のレンズと、前記高調波のレーザー光を第2の長さの線状レーザー光に形成する第2のレンズと、前記第1の長さの線状レーザー光と前記第2の長さの線状レーザー光の長手方向の長さを変化させ第3の長さの線状レーザー光を形成するスリットと、前記第3の長さの線状レーザー光を被処理体に照射する処理室とを有することを特徴としている。

【0022】また他の構成は、レーザー発振器と、前記レーザー発振器から放射されるレーザー光を第1の高調波と第2の高調波とに変換する波長変換器と、前記第1の高調波のレーザー光を第1の長さの線状レーザー光に形成する第1のレンズと、前記第2の高調波のレーザー光を第2の長さの線状レーザー光に形成する第2のレンズと、前記第1の長さの線状レーザー光と前記第2の長さの線状レーザー光の長手方向の長さを変化させ第3の長さの線状レーザー光を形成するスリットと、前記第3の長さの線状レーザー光を被処理体に照射する処理室とを有することを特徴としている。

【0023】本発明において、レーザーには一般的に知られているものを用いることができ、YAGレーザー（通常はN：YAGレーザーを指す）、Nd：YVO

4レーザ、Nd:YAL₃O₃レーザ、ルビーレーザ、Ti:サファイアレーザ、ガラスレーザなどを用いることができる。特に、コヒーレント性やパルスエネルギーで優位なYAGレーザが好ましい。但し、YAGレーザの基本波（第1高調波）は1064nmと波長が長いので、第3高調波（波長355nm）若しくは第4高調波（波長266nm）を用いるのが好ましい。場合によっては第2高調波（波長532nm）を用いても良い。これら的高調波は非線形結晶を用いて得ることができる。

【0024】第1高調波は非線形素子を含む波長変換器によって、第2高調波、第3高調波または第4高調波に変換することができる。各高調波の形成は公知の技術に従えば良い。また、本明細書において、「固体レーザを共振器とするレーザ光」には第1高調波だけでなく、途中で波長を変換した第2高調波、第3高調波及び第4高調波を含むものとする。また、YAGレーザで良く用いられるQスイッチ法（Q変調スイッチ方式）を用いても良い。これはレーザ共振器のQ値を十分低くしておいた状態から、急激にQ値を高めてやることにより非常にエネルギー値が高く急峻なパルスレーザを出力する方法である。これは公知の技術である。

【0025】このようなレーザ装置を用いる本発明のレーザ光を用いた熱処理方法は、レーザ発振器から放射されるレーザ光を少なくとも一つのレンズにより第1の長さの線状レーザ光に形成する段階と、前記第1の長さの線状レーザ光の長手方向をの長さをスリットにより変化させ第2の長さの線状レーザ光を形成する段階と、前記第2の長さの線状レーザ光を被処理体に照射する段階とを有することを特徴としている。前記レーザ発振器と前記レンズとの間に、前記レーザ光を階段状のミラーで反射する段階を付加しても良い。

【0026】また、他の発明の構成はレーザ発振器から放射されるレーザ光をマイクロレンズアレイで集光する段階と、前記マイクロレンズアレイを通過したレーザ光を光伝導媒体の第1の形状の面から入射して第2の形状の面から放射する段階と、前記光伝導媒体を通過したレーザ光を少なくとも一つのレンズにより第1の長さの線状レーザ光に形成する段階と、前記第1の長さの線状レーザ光の長手方向の長さをスリットにより変化させ第2の長さの線状レーザ光を形成する段階と、前記第2の長さの線状レーザ光を被処理体に照射する段階とを有することを特徴としている。

【0027】また他の発明の構成は、レーザ発振器から放射されるレーザ光を波長変換器により第1の波長と第2の波長に変換する段階と、前記第1の波長のレーザ光を第1のレンズにより第1の長さの線状レーザ光に形成する段階と、前記第2の波長のレーザ光を第2のレンズにより第2の長さの線状レーザ光に形成する段階と、前記第1の長さの線状レーザ光と前記第2

の長さのレーザ光の長手方向の長さをスリットにより変化させ第3の長さの線状レーザ光を形成する段階と、前記第3の長さの線状レーザ光を被処理体に照射する段階とを有することを特徴としている。第1の波長のレーザ光と第2の波長のレーザ光とは任意の波長の組み合わせで良いが、その光源となるレーザ発振器は一つのものとする。従って、第1の波長と第2の波長の組み合わせは、基本波とその第2高調波、第3高調波から選ばれた2つの波長の組み合わせとすることができる。

10

【0028】本発明の半導体装置の作製方法は、基板上に半導体膜を形成する工程と、第1の長さの線状レーザ光の長手方向の長さをスリットにより短縮された第2の長さの線状レーザ光を前記半導体膜に照射する工程と、前記第2の長さの線状レーザ光が照射された半導体膜を活性層とする薄膜トランジスタを形成する工程とを有することを特徴としている。

20

【0029】また、他の発明の構成は、基板上に半導体膜を形成する工程と、前記半導体膜を選択的にエッチングして島状半導体膜を形成する工程と、前記島状半導体膜の一部に一導電型の不純物元素をドーピングして不純物領域を形成する工程と、第1の長さの線状レーザ光の長手方向の長さをスリットにより短縮された第2の長さの線状レーザ光を少なくとも前記不純物領域に照射する工程と、前記第2の長さの線状レーザ光が照射された不純物領域を用いて薄膜トランジスタを形成する工程とを有することを特徴としている。

30

【0030】また、他の発明の構成は、基板上に半導体膜を形成する工程と、第1の長さの線状レーザ光の長手方向の長さをスリットにより短縮された第2の長さの線状レーザ光を前記半導体膜に照射する工程と、前記半導体膜を選択的にエッチングして島状半導体膜を形成する工程と、前記島状半導体膜の一部に一導電型の不純物元素をドーピングして不純物領域を形成する工程と、前記第1の長さの線状レーザ光の長手方向の長さをスリットにより短縮された第2の長さの線状レーザ光を少なくとも前記不純物領域に照射する工程と、前記第2の長さの線状レーザ光が照射された半導体膜と該半導体膜の一部に形成された不純物領域とから薄膜トランジスタを形成する工程とを有することを特徴としている。

40

【0031】また、他の発明の構成は、基板上に半導体膜を形成する工程と、レーザ発振器を一つとし、波長の異なる線状レーザ光（A）と線状レーザ光（B）の長手方向の長さをスリットにより短縮して前記半導体膜に同時に照射する工程と、前記線状レーザ光（A）と線状レーザ光（B）が照射された半導体膜を活性層とする薄膜トランジスタを形成する工程とを有することを特徴としている。

【0032】

50

【発明の実施の形態】【実施形態1】本願発明の実施形態

の一つについて説明する。図2は本願発明のレーザーを含むレーザー装置の構成を示す図である。このレーザー装置は、レーザー発振器811、レーザー発振器811を発振源とするレーザー光（好ましくは第3高調波または第4高調波）を線状に加工する光学系810、基板813を固定し移動させるステージ812を有した構成を示している。光学系810にて線状に形成されたレーザー光814は、ステージ812上の基板813に照射する。

【0033】レーザー発振器811は、好適にはNd:YAGレーザーを用いる。Nd:YAGレーザーはランプ励起のものでも良いが、より高出力で高い発振周波数を実現するために半導体レーザー励起のものを用いると良い。尚、レーザー発振器811から出力されたレーザー光を第2～第4高調波のいずれかに変調する場合は、レーザー発振器811の直後に非線形素子を含む波長変調器を設ければ良い。

【0034】次に、図2のような構成のレーザー装置において、基板813を取り扱う装置の一例を図3を用いて説明する。ステージ812に保持された基板813は、処理室(A)818に設置され、図2で示したレーザー発振器811を発振源とする線状のレーザー光が照射される。反応室内は図示されていない排気系またはガス系により減圧状態または不活性ガス雰囲気とすることができ、半導体膜を汚染させるとなく100～450℃まで加熱することができ、加温手段がステージ825には設けられている。尚、ステージ825は図2で示すステージ812に対応するものである。

【0035】また、ステージ825はガイドレール821に沿って反応室内を移動することができ、基板の全面に線状のレーザー光を照射することができる。レーザー光は基板826の上面に図示された図示されていない石英製の窓から入射する。また、図3ではこの反応室818が仕切弁824を介してトランスファー室815と接続されている。トランスファー室815にはその他に仕切弁822を介してロード・アンロード室817、仕切弁823を介して被膜を形成する処理室(B)816が接続している。

【0036】ロード・アンロード室817には複数の基板を保持することが可能なカセット819が設置され、トランスファー室815に設けられた搬送手段820により基板を搬送する構成となっている。基板827'は搬送中の基板を表す。処理室(B)816はプラズマCVD法やスパッタ法など半導体膜を形成するためのもので、基板加熱手段828、グロー放電発生手段829の他に図示していないガス供給手段が設けられている。

【0037】図3には図示していないが、排気手段とガス供給手段をトランスファー室815、処理室(A)815、処理室(B)816、ロード・アンロード室817に設けた構成とすることにより、半導体膜の形成とレ

ーザー光を用いた半導体膜の熱処理とを減圧下または不活性ガス雰囲気中で連続して処理することができる。

【0038】レーザー光を線状にする光学系810の構成について図4を用いて説明する。図4(A)は光学系810を側面から見た図であり、図4(B)は光学系810を上から見た図である。

【0039】レーザー発振器301は図2で示したレーザー発振器811と同様なものとし、ここから出力されるレーザー光はシンドリカルレンズアレイ302により縦方向に分割される。この分割されたレーザー光はシンドリカルレンズ303によりさらに横方向に分割される。即ち、レーザー光はシンドリカルレンズアレイ302、303によって最終的にはマトリクス状に分割されることとなる。

【0040】そして、レーザー光はシンドリカルレンズ304により一旦集光される。その際、シンドリカルレンズ304の直後にシンドリカルレンズ305を通る。その後、ミラー307で反射され、シンドリカルレンズ308を通った後、スリット309を通過して照射面310に達する。

【0041】このとき、照射面310に投影されたレーザー光は線状の照射面を示す。即ち、シンドリカルレンズ308を通過したレーザー光の断面形状は線状になっていることを意味する。スリット309は図1で説明したように、線状のレーザー光の長手方向の長さを調節するためのものである。この線状に加工されたレーザー光の幅方向（短い方向）の均質化は、シンドリカルレンズアレイ302、シンドリカルレンズ304及びシンドリカルレンズ308で行われる。また、上記レーザー光の長さ方向（長い方向）の均質化は、シンドリカルレンズアレイ303及びシンドリカルレンズ305で行われる。

【0042】光学系810を構成する各レンズは、レーザー光の波長に合わせて透過率が高まるように適当なコーティングをする。そのことよりエネルギー効率が高くなるので好ましく、レンズの寿命を延ばすこともできる。

【0043】【実施形態2】図2で示すレーザー光を線状にする光学系810の他の構成について図5を用いて説明する。図5(A)は光学系810を側面から見た図であり、図5(B)は光学系810を上から見た図である。

【0044】図5では、レーザー発振器501から放射されたレーザー光はミラー502で進行方向を変え、ビームエキスパンダー503で、レーザー光の形状を変換する。ビームエキスパンダー503は、シンドリカルレンズ514と515の組み合わせで構成する。ビームエキスパンダー503を通過したレーザー光は、階段状のミラー504で反射し、シンドリカルレンズアレイ505に入射する。このとき、隣り合う2つのシンド

13

リカルレンズに対し光路差 d をもって入射する。前記光路差 d はレーザ発振器501のコーレント長以上の長さをとる。例えば、YAGレーザ発振器のコーレント長は、1cm程度であるから、光路差 d を1cmとすれば照射面511で干渉を抑えることができる。

【0045】光路差 d の調整は、階段状のミラー504の階段の高さを調整すればよい。例えば、階段状のミラー504の階段の段数は5段とし、各段の幅を14mm、格段の高さを7mmとする。前記階段状のミラーに対し平行光線を入射させたときの各段にできる陰の幅が7mmになるような方向から、レーザ光を前記階段状のミラーに入射させると、階段の各段から反射されるレーザ光は、シンドリカルレイレンズ505を形成する回り合う2つのシンドリカルレイレンズに光路差1cmで入射させることができる。階段状のミラー504の階段の各段から反射されるレーザ光は、それぞれ幅5mmのレーザ光となって、シンドリカルレイレンズ505を形成するシンドリカルレイレンズ1つ1つに入射する。階段状のミラーの形状から、シンドリカルレイレンズ505の幅が決定され、シンドリカルレイレンズ505を形成するそれぞれのシンドリカルレイレンズの幅は、この場合15mmとなる。

【0046】階段状のミラーで反射したレーザ光は、シンドリカルレイレンズ505は、平凸レンズであり凸の曲面は球面である。レーザ光はその球面側から入射する。図6(B)で示すようにシンドリカルレイレンズ505は、レーザ光を横方向に分割する役割を果たす。分割されたレーザ光は、シンドリカルレイレンズ506に入射する。シンドリカルレイレンズ506は横方向に分割されたレーザ光を照射面611にて一つ一つの役割を果たす。これにより、線状レーザ光の長手方向の均一化がなされ、線状レーザ光の長さが決定される。

【0047】次に、図5(A)を用い縦方向に作用する光学系の構成について述べる。シンドリカルレイレンズ506を出たレーザ光は、シンドリカルレイレンズ506と離れたところで、シンドリカルレイレンズ507aに入射する。このシンドリカルレイレンズ507aにより、レーザ光は縦方向に分割される。シンドリカルレイレンズ507aを出たレーザ光は、シンドリカルレイレンズ507aと離れたところで、シンドリカルレイレンズ507bに入射する。シンドリカルレイレンズ507bにより分割されたレーザ光は、シンドリカルレイレンズ508に入射する。シンドリカルレイレンズ508のレーザ光の入射面は、平凸レンズの平面側とする。シンドリカルレイレンズ508により、一旦レーザ光は同一面に一つにまとめられる。前記同一面は、シンドリカルレイレンズ508の焦点の位置にある。前記同一面は光路の途中にあるので、再びレーザ光は分離する。

14

【0048】シンドリカルレイレンズ508を出たレーザ光は、シンドリカルレイレンズ508と離れたところで、シンドリカルレイレンズ509に入射する。シンドリカルレイレンズ509はダブルレットシンドリカルレイレンズを用いても良い。レンズ配置の図像で、シンドリカルレイレンズ508とダブルレットシンドリカルレイレンズ509の間にミラー513を入れても良い。これにより、レーザ光の進行方向を下方に変更することができる。ダブルレットシンドリカルレイレンズ509により、縦方向に分割されたレーザ光は照射面511にて一つにされる。これにより、線状レーザ光の幅方向の均一化がなされる。また、線状レーザ光の幅の長さが決定される。

【0049】線状レーザ光の線方向におけるエネルギー分布が±5%以内であるとは半導体膜に対し均質な熱処理を行うことができる。好ましくは、±3%以内、より好ましくは、±1%以内にするるとより均質な熱処理が行える。エネルギー分布を均一するためには精密なレイアウトのアライメントが必要となる。

【0050】【実施形態3】実施形態1または実施形態2では、図2で示す光学系810を複数のレンズにより線状レーザ光を形成する方法について示したが、本実施形態では他の光学系の構成について示す。図6(A)は光学系810を側面から見た図であり、図6(B)は光学系810を上から見た図である。

【0051】図6においてレーザ発振器401は実施形態1で説明したレーザ発振器811と同様なものとする。レーザ発振器401から放射したレーザ光はYAGレーザの基本波若しくは第2高調波が好ましく、マイクロレンズアレイ402を介して光伝送媒体403に入射する。光伝送媒体403の入射側には反射防止体404が設けられている。

【0052】光伝送媒体403の入射側と光放射側のそれぞれの面積または形状、或いは面積と形状は異なったものとする。例えば、入射側の形状を円形または楕円系とし、光放射側の形状を矩形または長方形とする。また、その面積比(入射側:光放射側)を1:1~1:100程度とする。光伝送媒体403をこのような構成とすることで、光放射側から放射されるレーザ光の形状を矩形または長方形とすることができる。

【0053】光伝送媒体403の一例を図7に示す。図7(A)で示すのは光伝送媒体を複数の光ファイバから成る光ファイバアレイ701で形成する例であり、入射側を円形とし、光放射側を矩形で形成し、入射側に対し光放射側の面積が大きくなるようにしてある。そのために、光ファイバアレイ701を形成する各光ファイバ704の断面積は入射側から徐々に大きくなるように形成されている。このような構成の場合、入射側と光放射側の面積比を1:100程度までとすることができる。一方図7(B)は、光ファイバアレイ705の入射側と光放射側の面積比を1:1として、

光入射側 706 を円形とし、光放射側 707 を短辺と長辺の長さ比で 1:10~1:1000 の長方形とする例である。光ファイバアレイ 705 を形成する各光ファイバ 708 の断面積は同一なものとす。勿論、図 7

(A) のように断面積が変化さる構成としても良い。

【0054】光伝送媒体 403 でビーム形状が変わったレーザー光はシリンドリカルレンズ 406 で集光され、照射面 408 で線状レーザー光となる。シリンドリカルレンズ 406 と、照射面 408 との間には図 1 で示したものと同じ構成のスリット 407 が設けられ、線状レーザー光の長手方向の長さを所定のものとしている。このように、光伝送媒体 403 を用いることで図 4 や図 5 で示したシリンドリカルレンズアレイを省略して簡便な光学系を構成することができる。

【0055】【実施形態 4】本実施形態では、光学系 810 を図 8 で示すようにレーザー発振器 601 から放射されたレーザー光を光学系の途中で基本波と第 2 高調波、または第 2 高調波と第 3 高調波に分光した二系統のレーザー光をそれぞれ線状レーザー光とし、照射面 614 で重ねて照射する例を示す。

【0056】図 8 は本実施形態に用いるレーザー装置の光学系を側面から見た図である。Nd:YAG レーザー 601 を光源とするレーザー光は、波長変換器 602 によって基本波と第 2 高調波または、第 2 高調波と第 3 高調波に変換され、それぞれの波長のレーザー光がハーフミラー 603 に向けて照射する。ハーフミラー 603 では一方のレーザー光が透過し、他方のレーザー光が反射するようミラーを用いる。

【0057】まず、ハーフミラー 603 を透過したレーザー光は、シリンドリカルレンズ 605、607、609 により線状レーザー光 612 を形成する。また、ハーフミラー 603 で反射したレーザー光は、ミラー 604、シリンドリカルレンズ 606、608、610 により線状レーザー光 613 を形成する。

【0058】線状レーザー光 612 と 613 は、照射面 614 で重ね合わされ同一の領域を照射するものとする。シリンドリカルレンズ 609、610 と照射面 614 との間には図 1 で示したものと同一構成のスリット 611 が設けられ、線状レーザー光の長手方向の長さを所定のものとしている。

【0059】このように照射面 614 に照射する線状レーザー光の波長を異なるものとするにより半導体膜の光吸収特性の違いを利用して、一方の線状レーザー光は半導体膜を透過させて主として基板を加熱し、他方の線状レーザー光は半導体膜で吸収させて半導体膜の加熱に利用するといった熱処理を行うことができる。

【0060】【実施形態 5】図 5 は本発明のレーザー光を用いた半導体膜の熱処理の一例を示す図である。図 5 (A) において、基板 1001 にはバリウムホウケイ酸ガラスやアルミノホウケイ酸ガラスなどの無アルカリ

ラス基板を用いる。例えば、コーニング社の #7059 ガラスや #1737 ガラスなどを好適に用いることができる。その他に、石英基板やポリエチレンテレフタレート (PET)、ポリエチレンナフタレート (PEN)、ポリエーテルサルフォン (PES) など光学異方性を有しないプラスチック基板を用いることもできる。基板 501 の島状半導体膜を形成する側の表面には、基板 1001 からのアルカリ金属元素などの不純物拡散を防ぐために、酸化シリコン膜、窒化シリコン膜または酸化窒化シリコン (SiOxNy) 膜などの珪素を含む絶縁膜 1002 が 100~300nm の厚さで形成されている。この絶縁膜 1002 は前記珪素を含む膜の層で形成しても良いし、複数の膜を積層させて形成しても良い。例えば、プラズマ CVD 法で SiH₄、NH₃、N₂O から作製される酸化窒化シリコン膜を用いる。

【0061】絶縁膜 1002 上には、25~80nm (好ましくは 30~60nm) の厚さで非晶質構造を有する非晶質半導体膜 1003 を、プラズマ CVD 法やスパッタ法などの公知の方法で形成する。例えば、プラズマ CVD 法で非晶質シリコン膜を 55nm の厚さに形成する。非晶質構造を有する半導体膜には、非晶質半導体膜や微結晶半導体膜があり、非晶質シリコンゲルマニウム膜などの非晶質構造を有する化合物半導体膜を適用しても良い。

【0062】次に、図 5 (B) に示すように、実施形態 1~3 で示したレーザー光を用いた半導体膜の熱処理方法のいずれか一つを適用して結晶化を行う。レーザー結晶化に用いる装置の構成は、図 2~図 7 で説明したものと同等なものを用いる。結晶化のためにはまず、非晶質半導体膜が含有する水素を放出させておくことが望ましく、400~500℃ で 1 時間程度の熱処理を行い含有する水素量を 5atom% 以下にしておくことと良い。

【0063】レーザー結晶化の条件は実施者が適宜選択するものであるが、例えば、Nd:YAG レーザーのパルス発振周波数を 10kHz とし、レーザーエネルギー密度を 200~500mJ/cm² (代表的には 300~450mJ/cm²) として、線状レーザー光をその長手方向に対し垂直な方向に走査して (或いは、相対的に基板を移動させて) 非晶質半導体膜を結晶化させる。線状レーザー光の

線幅は 100~1000μm、例えば 400μm の線状レーザー光 1005 を照射する。基板 1001 上には図 1 で説明したものと同様な構成のスリット 1004 が設けられ、線状レーザー光の長手方向の長さを調節してやる。このようなスリット 1004 を設けることにより非晶質半導体膜 1003 の一部のみを結晶化させることもできる。

【0064】このような線状ビームを用い、同じ場所を複数回照射する。或いは、線状ビームを走査しながら複数回照射する。この時の線状ビームの重ね合わせ率 (オーバーラップ率) を 90~99% として行うと良い。実

際には照射パルス数を10〜40パルスとすると良い。重ね合わせ率を高くして同一の領域を繰り返し照射することにより、非晶質半導体膜の結晶性を高めることに効果がある。通常、重ね合わせ率を高くすると処理時間が長くなり、スループットが低下する。しかし、半導体レーザー励起のYAGレーザー発振器を用いると発振周波数を本実施形態のように高めることができるので、スループットを悪くすることはない。このようにして、結晶質半導体膜1006が形成される。

【0065】また、図10は実施形態4で示す方法に従うものであり、YAGレーザーの基本波、第2高調波、第3高調波から選ばれた2つの波長をスリット1004を通して照射し、結晶質半導体膜1009を形成する例である。

【0066】例えば、線状レーザー光1007を基本波(波長1064nm)とし、線状レーザー光1008を第2高調波(波長532nm)とする。非晶質半導体膜1003が非晶質シリコン膜である場合には、線状レーザー光1007は非晶質シリコン膜を透過して基板1101に達し、その照射領域の基板1101から非晶質シリコン膜を加熱させ非晶質シリコン膜の結晶化を助長する効果がある。一方、線状レーザー光1008は非晶質シリコン膜で一部が吸収され熱に変換され、結晶化に直接的に寄与する。線状レーザー光1008のレーザーエネルギー密度を300mJ/cm²以上とすると、非晶質シリコン膜を溶融させることが可能であり、結晶化を容易に成し遂げることができる。

【0067】【実施形態6】本実施形態では特開平7-130652号公報で開示されている触媒元素を用いる結晶化法を適用して、結晶質半導体膜を形成する他の実施形態について図11を用いて説明する。

【0068】図11(A)で示すように、実施形態5と同様に、ガラス基板1101上に下地膜1102a、1102b、非晶質構造を有する半導体膜1103を25〜80nmの厚さで形成する。非晶質半導体膜は非晶質シリコン(a-Si)膜、非晶質シリコン・ゲルマニウム(a-SiGe)膜、非晶質炭化シリコン(a-SiC)膜、非晶質シリコン・スズ(a-SiSn)膜などが適用できる。これらの非晶質半導体膜は酸素を0.1〜4atomi%程度含有するようにして形成すると良い。例えば、非晶質シリコン膜を5nmの厚さで形成する。そして、重量換算で10ppmの触媒元素を含む水溶液をスピナーで基板を回転させて塗布するスピコート法で触媒元素を含有する層1104を形成する。触媒元素にはニッケル(Ni)、ゲルマニウム(Ge)、鉄(Fe)、パラジウム(Pd)、スズ(Sn)、鉛(Pb)、コバルト(Co)、白金(Pt)、銅(Cu)、金(Au)などである。この触媒元素を含有する層1104は、スピコート法の他に印刷法やスプレー法、バーコート法、或いはスパッタ法や真空蒸

着法によって上記触媒元素の層を1〜5nmの厚さに形成しても良い。

【0069】そして、図11(B)に示す結晶化の工程では、まず400〜500℃で1時間程度の熱処理を行い、非晶質シリコン膜の含有水素量を5atom%以下にする。非晶質シリコン膜の含有水素量が成膜後において最初からの値である場合にはこの熱処理は必ずしも必要でない。そして、ファーストアニール炉を用い、窒素雰囲気中で550〜600℃で1〜8時間の熱結晶化を行う。以上の工程により結晶質シリコン膜から結晶質半導体膜1105を得ることができる(図11(B))。

【0070】しかし、この熱結晶化によって作製された結晶質半導体膜1105は、光学顕微鏡観察により巨視的に観察すると局所的に非晶質領域が残存していることが観察されることがあり、このような場合、同様にラマン分光法では480cm⁻¹にブロードなピークを持つ非晶質成分が観測される。そのため、熱アニールの後に実施形態5で説明したように、実施形態1〜4で示したレーザー光を用いた半導体膜の熱処理方法のいずれか一つを用いて結晶質半導体膜1105に線状レーザー光を照射して、その結晶性を高めることは有効な手段として適用できる。

【0071】図11(C)はその様子を示すものであり、例えば、Nd:YAGレーザーのパルス発振周波数を1〜10kHzとし、レーザーエネルギー密度を100〜500mJ/cm²(代表的には100〜400mJ/cm²)として、線状レーザー光1107をその長手方向に対し垂直な方向に走査して(或いは、相対的に基板を移動させて)する。線状レーザー光1107の断面積は100〜1000μm、例えば400μmとする。このときスリット1106が設けられ、線状レーザー光の長手方向の長さを調節している。

【0072】このようにして熱結晶化と本発明のレーザー光を用いた熱処理方法を用いることにより、結晶性の高い結晶質半導体膜を形成することができる。また、スリット1106により線状レーザー光1107の長手方向の長さを調節することにより、線状レーザー光の長手方向の長さよりも少なくとも一辺の長さが長い基板に対する線状レーザー光の照射が容易なものとする。

【0073】【実施形態7】図12は本発明のレーザー光を用いた半導体膜の熱処理方法を、一導電型の不純物元素がドーピングされた半導体膜の活性化処理に適用する例を示す。

【0074】図12(A)は基板1301、第1の絶縁膜1302、島状半導体膜1303、第2の絶縁膜1304が形成されている様子を示す。島状半導体膜1303は実施形態5または6で作製される結晶質半導体膜から作製されたものであることが望ましい。一導電型の不純物元素1307のドーピングは前記不純物元素をイオ

ン化し電界で加速して半導体膜に注入するイオンドーパ法やイオン注入法で行う。このとき第2の絶縁膜上にマスク1306を形成しておく。島状半導体膜1303に不純物領域1308を選択的に形成することができる。マスク1306はレジスト、導電性膜、絶縁膜のいずれであっても良く、下層にある島状半導体膜1303に対してイオン化した前記不純物元素を遮蔽する効果があれば良い。

【0075】図12(A)でドーピングした一導電型の不純物元素は、そのままでは殆どドナーまたはアクセプタとして機能しないので、通常活性化の処理を行う。この処理はファーネスアニールを用いる熱アニール法で行うこともできるが、その他に、本発明のレーザ光を用いた半導体膜の熱処理方法を用いると好適である。

【0076】図12(B)は実施形態4で示す熱処理法を用いた例であり、YAGレーザーの基本波、第2高調波、第3高調波から選ばれた2つの波長をスリット1309を通して同期させて照射し、島状半導体膜1303に熱処理を行う例である。

【0077】例えば、線状レーザ光1310を基本波(波長1064nm)とし、線状レーザ光1311を第2高調波(波長532nm)とする。不純物領域1308の活性化はこの2つの線状レーザ光の相乗効果により効果的に成し遂げることができる。即ち、線状レーザ光1310は基板1301に達し、その照射領域の基板1301側から島状半導体膜1303を加熱させるのに役立つ。また、不純物領域1308上に照射された線状レーザ光1311は一部が不純物領域1308で吸収され熱に変換され、活性化に直接的に寄与する。線状レーザ光1310、1311のレーザエネルギー密度を300mJ/cm²以下とすると、島状半導体膜1303を溶融させることが可能であり、活性化を容易に成し遂げることができる。また、スリット1309により線状レーザ光1310、1311の長手方向の長さを調節することにより、線状レーザ光の長手方向の長さよりも少なくとも一辺の長さが長い基板に対する線状レーザ光の照射を容易なものとする。勿論、実施形態1〜3で示す熱処理方法を実施形態に適用しても同様の効果が得られる。

【0078】【実施例1】本実施例では表示装置を製作するための工程を示し、画素部の両面TFTおよび保持電圧と、表示領域の周辺に設けられる駆動回路のTFTを同時に製作する方法について図13〜図15を用いた工程に従って詳細に説明する。

【0079】図13(A)において、基板101にはコーニング社の#7059ガラスや#1737ガラスなどに代表されるバリウムホウケイ酸ガラスやアルミノホウケイ酸ガラスなどのガラス基板の他に、ポリエチレンテラフタレート(PET)、ポリエチレンナフタレート(PEN)、ポリエーテルサルフォン(PES)など光

学的異方性を有しないプラスチック基板を用いることができる。ガラス基板を用いる場合には、ガラス歪み点よりも10〜20℃程度低い温度であらかじめ熱処理しておいても良い。そして、基板101のTFTを形成する表面に基板101からの不純物拡散を防ぐために、酸化シリコン膜、窒化シリコン膜または酸化窒化シリコン膜などの絶縁膜から成る下地膜102を形成する。例えば、プラズマCVD法でSiH₄、NH₃、N₂Oから作製される酸化窒化シリコン膜102aを10〜200nm(好ましくは50〜100nm)、同様にSiH₄、N₂Oから作製される酸化窒化水素化シリコン膜102bを50〜200nm(好ましくは100〜150nm)の厚さに積層形成する。

【0080】酸化窒化シリコン膜は平行平板型のプラズマCVD法を用いて形成する。酸化窒化シリコン膜102aは、SiH₄を10SCCM、NH₃を10SCCM、N₂Oを2SCCMとして反応室に導入し、基板温度325℃、反応圧力40Pa、放電電力密度0.41W/cm²、放電周波数60MHzとする。一方、酸化窒化水素化シリコン膜102bは、SiH₄を5SCCM、N₂Oを12SCCM、H₂を125SCCMとして反応室に導入し、基板温度400℃、反応圧力20Pa、放電電力密度0.41W/cm²、放電周波数60MHzとする。これらの膜は、基板温度を変化させ、反応ガスの切り替えのみで連続して形成することもできる。

【0081】上記条件にて作製される酸化窒化シリコン膜102aは、密度が9.28×10²²/cm³であり、フッ化水素アンモニウム(NH₄HF₂)を7.13%とフッ化アンモニウム(NH₄F)を15.4%含む混合溶液(ステラケミファ社製、商品名LAL500)の20℃におけるエッチング速度が約63nm/minと速く、緻密で緩い膜である。このような膜を下地膜に用いること、この上に形成する半導体膜にガラス基板からのアルカリ金属元素が拡散するのを防ぐのに有効である。

【0082】次に、25〜80nm(好ましくは30〜60nm)の厚さで非晶質構造を有する半導体膜103aを、プラズマCVD法やスパッタ法などの公知の方法で形成する。例えば、プラズマCVD法で非晶質シリコン膜を55nmの厚さに形成する。非晶質構造を有する

半導体膜には、非晶質半導体膜や微結晶半導体膜があり、非晶質シリコンドープ膜などの非晶質構造を有する化合物半導体膜を適用しても良い。また、下地膜102と非晶質半導体膜103aとは両者を連続形成することも可能である。例えば、前述のように酸化窒化シリコン膜102aと酸化窒化水素化シリコン膜102bをプラズマCVD法で連続して成膜後、反応ガスをSiH₄、N₂O、H₂からSiH₄とH₂か、SiH₄のみに切り替えれば、一旦大気雰囲気中に暗することなく連続形成できる。その結果、酸化窒化水素化シリコン膜102bの表面の汚染を防ぐことが可能となり、作製するTFT

の特性バラツキや小さい値電圧の変動を低減させることができる。

【0083】そして、非晶質半導体膜 103a を結晶化するために本発明のレーザー光を用いた熱処理方法（ここではレーザー結晶化法）を適用する。このレーザー結晶化法は実施形態 1～4 で説明したいずれの方法を適用しても良く、具体的に実施形態 5 または実施形態 6 で示した非晶質半導体膜の結晶化法を用いることができる。線状のパルスレーザー光を照射することにより、基板は局部的でかつ瞬間的に加熱されるので、前述のようなガラス基板や耐熱性の劣るプラスチック基板を用いる場合には、特に本発明のレーザー結晶化法を適用することが好ましい。

【0084】本発明のレーザー光を用いた熱処理方法は、図 1 で示したような大型基板上から複数の表示装置用の基板を切り出す生産方法に好適に用いることができる。例えば、700×650mm の基板（マザーガラス）から画面サイズを 10.5 インチとする表示装置用の基板を 6 枚取り出す場合には、被照射領域における線状のパルスレーザー光の長手方向の長さ（図 1 で示す W）は 300mm として照射すると良い。この場合、例えば長手方向の長さ 350mm の線状レーザー光を図 1 で示すようにスリットにて 300mm に短縮して照射することができる。レーザー装置の光学系にスリットを設け、長手方向の長さを調節できるようにしておくと、所定の範囲内においては画面サイズに対応して任意の長さの被照射領域を形成できる。

【0085】このレーザー光を用いた熱処理の条件は実施者が適宜選択するものであるが、例えば、レーザーパルス発振周波数 1kHz とし、レーザーエネルギー密度を 250～500mJ/cm²（代表的には 300～400mJ/cm²）とする。そして線状ビームを基板全面に渡って照射し、この時の線状ビームの重ね合わせ率（オーバーラップ率）を 80～99%（好ましくは、95～99%）として行う。このようにして図 13（B）に示すように結晶質半導体膜 103b を得ることができる。

【0086】そして、図 13（C）に示すように結晶質半導体膜 103b 上にフォトリソ（PM1）を用い、フォトリソグラフィの技術を用いてレジストパターンを形成し、ドライエッチングによって結晶質半導体膜を島状に分割し、島状半導体膜 104～108 を形成する。ドライエッチングには CF₄ と O₂ の混合ガスを用いる。その後、プラズマ CVD 法またはスパッタ法により 50～100nm の厚さの酸化シリコン膜によるマスク層 194 を形成する。

【0087】この状態で島状半導体膜に對し、TFT のしきい値電圧（V_{th}）を制御する目的で p 型を付与する不純物元素を 1×10¹⁶～5×10¹⁷atoms/cm³ 程度の濃度で島状半導体膜の全面に添加して良い。半導体に対して p 型を付与する不純物元素には、ホウ素（B）、

アルミニウム（Al）、ガリウム（Ga）など周期律表第 13 族の元素が知られている。その方法として、イオン注入法やイオンドープ法を用いることができるが、大面積基板を処理するにはイオンドープ法が適している。イオンドープ法ではジボラン（B₂H₆）をソースガスとして用い、ホウ素（B）を添加する。このような不純物元素の注入は必ずしも必要でなく省略しても差し支えないが、特に n チャネル型 TFT のしきい値電圧を所定の範囲内に収めるために好適に用いる手法である。

【0088】駆動回路の n チャネル型 TFT の LDD 領域を形成するために、n 型を付与する不純物元素を島状半導体膜 105、107 に選択的に添加する。あらかじめレジストマスク 195a～195e を形成する。n 型を付与する不純物元素としては、リン（P）や砒素（As）を用いれば良く、ここではリン（P）を添加すべく、フォスフィン（PH₃）を用いたイオンドープ法を適用する。形成された不純物領域は低濃度 n 型不純物領域 196、197 として、このリン（P）濃度は 2×10¹⁶～5×10¹⁹atoms/cm³ の範囲とすれば良い。本明細書中では、ここで形成された不純物領域 196、197 に含まれる n 型を付与する不純物元素の濃度を（n⁺）と表す。また、不純物領域 198 は、画素マトリクス回路の保持容量を形成するための半導体膜であり、この領域にも同じ濃度でリン（P）を添加する（図 13（D））。

【0089】その後、添加した不純物元素を活性化させる処理を行う。活性化の処理は実施形態 7 で説明したレーザー光を用いた熱処理により行う。熱処理条件の一例は、レーザーパルス発振周波数 1kHz とし、レーザーエネルギー密度を 100～300mJ/cm²（代表的には 150～250mJ/cm²）とする。そして線状ビームを基板全面に渡って照射し、この時の線状ビームの重ね合わせ率（オーバーラップ率）を 80～99%（好ましくは、95～99%）として行う。

【0090】ゲート絶縁膜 109 はプラズマ CVD 法またはスパッタ法を用い、膜厚を 40～150nm としてシリコンを含む絶縁膜で形成する。例えば、120nm の厚さで酸化窒化シリコン膜から形成する。また、SiH₄ と N₂O に O₂ を添加させて作製された酸化窒化シリコン膜は、膜中の固定電荷密度が低減されているのでこの用途に対して好ましい材料となる。勿論、ゲート絶縁膜はこのような酸化窒化シリコン膜に限定されるものでなく、他のシリコンを含む絶縁膜を単層または積層構造として用いても良い（図 13（E））。

【0091】そして、図 13（E）に示すように、ゲート絶縁膜 109 上にゲート電極を形成するための耐熱性導電層を形成する。耐熱性導電層は単層で形成しても良いが、必要に応じて二層あるいは三層といった複数の層から成る積層構造としても良い。このような耐熱性導電性材料を用い、例えば、導電性の窒化物金属膜から成る

導電層 (A) 110 と金属膜から成る導電層 (B) 111 とを積層した構造とする。導電層 (B) 111 はタンタル (Ta)、チタン (Ti)、モリブデン (Mo)、タングステン (W) から選ばれた元素、または前記元素を主成分とする合金か、前記元素を組み合わせた合金膜 (代表的には Mo-W 合金膜、Mo-Ta 合金膜) で形成すれば良く、導電層 (A) 110 は窒化タンタル (Ta₃N₄)、窒化タングステン (WN)、窒化チタン (TiN) 膜、窒化モリブデン (Mo₃N₄) などで形成する。また、導電層 (A) 110 はタングステンシリサイド、チタンシリサイド、モリブデンシリサイドを適用しても良い。導電層 (B) 111 は低抵抗化を図るために含有する不純物濃度を低減させることが好ましく、特に酸素濃度に関しては 30 ppm 以下とすると良かった。例えば、タングステン (W) は酸素濃度を 30 ppm 以下とすると 20 $\mu\Omega\text{cm}$ 以下の低抵抗値を実現することができる。

【0092】導電層 (A) 110 は 10~50 nm (好ましくは 20~30 nm) とし、導電層 (B) 111 は 200~400 nm (好ましくは 250~350 nm) とすれば良い。W をゲート電極とする場合には、W をターゲットとしたスパッタ法で、アルゴン (Ar) ガスと窒素 (N₂) ガスを導入して導電層 (A) 111 を窒化タングステン (WN) で 50 nm の厚さに形成し、導電層 (B) 110 を W で 250 nm の厚さに形成する。その他の方法として、W 膜は 6 フッ化タングステン (WF₆) を用いて熱 CVD 法で形成することもできる。いずれにしてもゲート電極として使用するためには低抵抗化を図る必要があり、W 膜の抵抗率は 20 $\mu\Omega\text{cm}$ 以下にすることが望ましい。W 膜は結晶粒を大きくすることで低抵抗化を図ることができるが、特にに酸素などの不純物元素が多い場合には結晶化が阻害され低抵抗化が、このことより、スパッタ法による場合、純度 99.999% の W ターゲットを用い、さらに成膜時に気相からの不純物の混入がないように十分に配慮して W 膜を形成することにより、抵抗率 9~20 $\mu\Omega\text{cm}$ を実現することができる。

【0093】一方、導電層 (A) 110 に Ta₃N₄ 膜を、導電層 (B) 111 に Ta 膜を用いる場合には、同様にスパッタ法で形成することが可能である。Ta₃N₄ 膜は Ta ターゲットとしてスパッタガスに Ar と窒素との混合ガスを用いて形成し、Ta 膜はスパッタガスに Ar を用いる。また、これらのスパッタガス中に適量の Xe や Kr を加えておくと、形成する膜の内部応力を緩和して膜の剥離を防止することができる。 α 相の Ta 膜の抵抗率は 20 $\mu\Omega\text{cm}$ 程度でありゲート電極に使用することができるが、 β 相の Ta 膜の抵抗率は 180 $\mu\Omega\text{cm}$ 程度でありゲート電極とするには不向きである。Ta₃N₄ 膜は α 相に近い結晶構造を持つので、この上に Ta 膜を形成すれば α 相の Ta 膜が容易に得られた。尚、図示しない

が、導電層 (A) 110 の下に 2~20 nm 程度の厚さでリン (P) をドーブしたシリコン膜を形成しておくことは有効である。これにより、その上に形成される導電膜の密着性向上と酸化防止を図ると同時に、導電層 (A) 110 または導電層 (B) 111 が微量に含有するアルカリ金属元素がゲート絶縁膜 109 に拡散するのを防ぐことができる。いずれにしても、導電層 (B) 111 は抵抗率を 10~50 $\mu\Omega\text{cm}$ の範囲ですることが望ましい。

【0094】次に、フォトマスク 2 (PM2) を使い、フォトリソグラフィの技術を使用してレジストマスク 112~117 を形成し、導電層 (A) 110 と導電層 (B) 111 とを一括でエッチングしてゲート電極 118~122 と容量配線 123 を形成する。ゲート電極 118~122 と容量配線 123 は、導電層 (A) から成る 118 a~122 a と、導電層 (B) から成る 118 b~122 b が一体として形成される (図 14 (A))。

【0095】導電層 (A) および導電層 (B) をエッチングする方法は実施者が適宜選択すれば良いが、前述のように W を主成分とする材料で形成されている場合には、高速でかつ精度良くエッチングを実施するために高密度プラズマを用いたドライエッチング法を適用することが望ましい。高密度プラズマを得る手法の一つとして、誘導結合プラズマ (Inductively Coupled Plasma: ICP) エッチング装置を用いると良い。ICP エッチング装置を用いた W のエッチング法は、エッチングガスに CF₄ と C₂ F₂ の 2 種のガスを反応室に導入し、圧力 0.5~1.5 Pa (好ましくは 1 Pa) とし、誘導結合部に 200~1000 W の高周波 (13.56 MHz) 電力を印加する。この時、基板が置かれたステージには 20 W の高周波電力が印加され、自己バイアスで負電位に帯電することにより、正イオンが加速されて異方性のエッチングを行うことができる。ICP エッチング装置を使用することにより、W などの硬い金属膜も 2~5 nm/秒のエッチング速度を得ることができる。また、残渣を残すことなくエッチングするためには、10~20% 程度の割合でエッチング時間を増しオーバーエッチングをすると良い。しかし、この時に下地とのエッチングの選択比に注意する必要がある。例えば、W 膜に対する酸化窒化シリコン膜 (ゲート絶縁膜 109) の選択比は 2.5~3 であるので、このようなオーバーエッチング処理により、酸化窒化シリコン膜が露出した面は 20~50 nm 程度エッチングされて実質的に薄くなる。

【0096】そして、画素 TFT の n チャネル型 TFT に LDD 領域を形成するために、n 型を付与する不純物元素添加の工程 (n ドープ工程) を行う。ゲート電極 118~122 をマスクとして自己整合的に n 型を付与する不純物元素をイオンドーピング法で添加した。n 型を付与する不純物元素として添加するリン (P) の濃度は 1

$\times 10^{16} \sim 5 \times 10^{19} \text{ atoms/cm}^3$ の濃度範囲で添加する。このようにして、図 14 (B) に示すように島状半導体膜に低濃度 n 型不純物領域 124 ~ 129 を形成する。

【0097】次に、n チャネル型 TFT に対して、ソース領域またはドレイン領域として機能する高濃度 n 型不純物領域の形成を行う (n^+ ドープ工程)。まず、フォトマスク 3 (PM3) を使い、レジストのマスク 130 ~ 134 を形成し、n 型を付与する不純物元素を添加して高濃度 n 型不純物領域 135 ~ 140 を形成する。n 型を付与する不純物元素にはリン (P) を使い、その濃度が $1 \times 10^{20} \sim 1 \times 10^{21} \text{ atoms/cm}^3$ の濃度範囲となるようにフォスフィン (PH₃) を用いたイオンドープ法で行う (図 14 (C))。

【0098】そして、p チャネル型 TFT を形成する島状半導体膜 104、106 にソース領域およびドレイン領域とする高濃度 p 型不純物領域 144、145 を形成する。ここでは、ゲート電極 118、120 をマスクとして p 型を付与する不純物元素を添加し、自己整合的に高濃度 p 型不純物領域を形成する。このとき n チャネル型 TFT を形成する島状半導体膜 105、107、108 は、フォトマスク 4 (PM4) を用いてレジストマスク 141 ~ 143 を形成し全面を被覆しておく。高濃度 p 型不純物領域 144、145 はジボラン (B₂H₆) を用いたイオンドープ法で形成する。この領域のボロン (B) 濃度は $3 \times 10^{20} \sim 3 \times 10^{21} \text{ atoms/cm}^3$ となるようにする (図 14 (D))。

【0099】この高濃度 p 型不純物領域 144、145 には、前工程においてリン (P) が添加されていて、高濃度 p 型不純物領域 144a、145a には $1 \times 10^{20} \sim 1 \times 10^{21} \text{ atoms/cm}^3$ の濃度で、高濃度 p 型不純物領域 144b、145b には $1 \times 10^{16} \sim 5 \times 10^{19} \text{ atoms/cm}^3$ の濃度で含有しているが、この工程で添加するボロン (B) の濃度は 1、5 から 3 倍とすることにより、p チャネル型 TFT のソース領域およびドレイン領域として機能する上で何ら問題は生じない。

【0100】その後、図 15 (A) に示すように、ゲート電極およびゲート絶縁膜上から保護絶縁膜 146 を形成する。保護絶縁膜は酸化シリコン膜、酸化窒化シリコン膜、酸化シリコン膜、またはこれらを組み合わせた積層膜で形成すれば良い。いづれにしても保護絶縁膜 146 は無機絶縁材料から形成する。保護絶縁膜 146 の膜厚は 100 ~ 200 nm とする。ここで、酸化シリコン膜を用いる場合には、プラズマ CVD 法で、TEOS (Tetraethyl Orthosilicate) と O₂ とを混合し、反応圧力 40 Pa、基板温度 300 ~ 400 °C とし、高周波 (13、56 MHz) 電力密度 0.5 ~ 0.8 W/cm² で放電させて形成する。酸化窒化シリコン膜を用いる場合には、プラズマ CVD 法で SiH₄、N₂O、NH₃ から作製される酸化窒化シリコン膜、または SiH₄、N₂O か

ら作製される酸化窒化シリコン膜で形成すれば良い。この場合の作製条件は反応圧力 20 ~ 200 Pa、基板温度 300 ~ 400 °C とし、高周波 (60 MHz) 電力密度 0.1 ~ 1.0 W/cm² で形成することができる。また、SiH₄、N₂O、H₂ から作製される酸化窒化水素化シリコン膜を適用しても良い。窒化シリコン膜も同様にプラズマ CVD 法で SiH₄、NH₃ から作製することが可能である。

【0101】その後、それぞれの濃度で添加された n 型または p 型を付与する不純物元素を活性化する工程を行う。この工程はファーストアニール法を用いる熱アニール法で行うこともできるが、実施形態で説明したレーザー光を用いた熱処理方法で活性化させても良い。この場合の熱処理条件は前述のものと同様なものとする。一方、熱アニール法で行う場合には酸素濃度が 1 ppm 以下、好ましくは 0.1 ppm 以下の窒素雰囲気中で 400 ~ 700 °C、代表的には 500 ~ 600 °C で行うものであり、本実施形態では 550 °C で 4 時間の熱処理を行った。また、基板 101 に耐熱温度が低いプラスチック基板を用いる場合には、本発明のレーザー光を用いた熱処理方法を適用することが好ましい (図 15 (B))。

【0102】熱処理を行った後、さらに、3 ~ 100 % の水素を含む雰囲気中で、300 ~ 450 °C で 1 ~ 12 時間の熱処理を行い、島状半導体膜を水素化する工程を行った。この工程は熱的に励起された水素により島状半導体膜にある $10^{16} \sim 10^{18} / \text{cm}^3$ のダングリングボンドを終端する工程である。水素化の他の手段として、プラズマ水素化 (プラズマにより励起された水素を用いる) を行っても良い。

【0103】本発明のレーザー光を用いた熱処理方法とプラズマ水素化処理を組み合わせで行う場合には図 3 で示す構成の装置で行うことができる。具体的には、処理室 818 でレーザー光を用いた熱処理を行い、その後搬送手段 820 により基板を処理室 816 に移動してプラズマ水素化の処理を行う。処理室 816 には水素ガスまたはアンモニアガス等を導入するようにしておけばプラズマ水素化を容易に行うことができる。このように、基板を装置内に保持し、大気と密接することなく連続処理することで基板表面の汚染を防止でき、また、スルーボットを向上させることができる。

【0104】そして、有機絶縁材料からなる層間絶縁膜 147 を 1.0 ~ 2.0 μm の平均厚を有して形成する。有機樹脂材料としては、ポリイミド、アクリル、ポリアミド、ポリイミドアミド、BCB (ベンゾシクロブテン) 等を使用することができる。例えば、基板に塗布後、熱重合するタイプのポリイミドを用いる場合には、クレーンオープンで 300 °C で焼成して形成する。また、アクリルを用いる場合には、2 液性のものを用い、主材と硬化剤を混合した後、スピナーを用いて基板全面に塗布した後、ホットプレートで 80 °C で 60 秒の予備

加熱を行い、さらにクリーンオーブンで250℃で60分焼成して形成することができる。

【0105】このように、層間絶縁膜を有機絶縁物材料で形成することにより、表面を良好に平坦化させることができる。また、有機樹脂材料は一般に誘電率が低いので、寄生容量を低減するできる。しかし、吸湿性があり保護膜としては適さないで、本実施例のように、保護絶縁膜146として形成した酸化シリコン膜、酸化窒化シリコン膜、窒化シリコン膜などと組み合わせて用いる必要がある。

【0106】その後、フォトリソ5 (PM5)を用い、所定のパターンレジストマスクを形成し、それぞれの島状半導体膜に形成されたソース領域またはドレイン領域に導するコンタクトホールを形成する。コンタクトホールの形成はドライエッチング法により行う。この場合、エッチングガスにCF₄、O₂、Heの混合ガスを用い有機樹脂材料から成る層間絶縁膜をまずエッチングし、その後、続いてエッチングガスをCF₄、O₂として保護絶縁膜146をエッチングする。さらに、島状半導体膜とを選択比を高めるために、エッチングガスをCHF₃に切り替えてゲート絶縁膜をエッチングすることにより、良好にコンタクトホールを形成することができる。

【0107】そして、導電性の金属膜をスパッタ法や真空蒸着法で形成し、フォトリソ6 (PM6)によりレジストマスクパターンを形成し、エッチングによってソース配線148～152とドレイン配線153～157を形成する。ここで、ドレイン配線157は画素電極として機能するものである。図示していないが、本実施例ではこの電極を、Ti膜を50～150nmの厚さで形成し、島状半導体膜のソースまたはドレイン領域を形成する半導体膜とコンタクトを形成し、そのTi膜上に重ねてアルミニウム (Al) を300～400nmの厚さで形成して配線とする。

【0108】この状態で水素化処理を行うとTFTの特性向上に対して好ましい結果が得られる。例えば、3～100%の水素を含む雰囲気中で、300～450℃で1～12時間の熱処理を行うと良く、あるいはプラズマ水素化法を用いても同様の効果が得られる。また、このような熱処理により保護絶縁膜146や、下地膜102に存在する水素を島状半導体膜104～108に拡散させ水素化をすることもできる。いずれにしても、島状半導体膜104～108中の欠陥密度を10¹⁶/cm³以下とすることが望ましく、そのために水素を0.01～0.1atomic%程度付与すれば良い (図15 (C))。

【0109】こうして7枚のフォトリソにより、同一の基板上に、駆動回路のTFTと画素部の画素TFTとを有した基板を完成させることができる。駆動回路には第1のpチャネル型TFT200、第1のnチャネル型TFT201、第2のpチャネル型TFT202、第2

のnチャネル型TFT203、画素部には画素TFT204、保持容量205が形成されている。本明細書では便宜上このような基板をアクティブマトリクス基板と呼ぶ。

【0110】駆動回路の第1のpチャネル型TFT200には、島状半導体膜104にチャネル形成領域206、高濃度p型不純物領域から成るソース領域207a、207b、ドレイン領域208a、208bを有したシングルドレインの構造を有している。第1のnチャネル型TFT201には、島状半導体膜105にチャネル形成領域209、ゲート電極119と重なるLDD領域210、ソース領域212、ドレイン領域211を有している。このLDD領域において、ゲート電極119と重なるLDD領域をLovとするとそのチャネル長方向の長さは0.5～3.0μm、好ましくは1.0～2.0μmとした。nチャネル型TFTにおけるLDD領域の長さをこのようにすることにより、ドレイン領域近傍に発生する高電界を緩和して、ホットキャリアの発生を防ぎ、TFTの劣化を防止することができる。駆動回路の第2のpチャネル型TFT202は同様に、島状半導体膜106にチャネル形成領域213、高濃度p型不純物領域から成るソース領域214a、214b、ドレイン領域215a、215bを有したシングルドレインの構造を有している。第2のnチャネル型TFT203には、島状半導体膜107にチャネル形成領域216、ゲート電極121と一部が重なるLDD領域217、218、ソース領域220、ドレイン領域219が形成されている。このTFTのゲート電極と重なるLovの長さも0.5～3.0μm、好ましくは1.0～2.0μmとした。また、ゲート電極と重ならないLDD領域をLof fとして、このチャネル長方向の長さは0.5～4.0μm、好ましくは1.0～2.0μmとした。画素TFT204には、島状半導体膜108にチャネル形成領域221、222、LDD領域223～225、ソースまたはドレイン領域226～228を有している。LDD領域 (Lof f) のチャネル長方向の長さは0.5～4.0μm、好ましくは1.5～2.5μmである。さらに、容量配線123と、ゲート絶縁膜と同じ材料から成る絶縁膜と、画素TFT204のドレイン領域228に接続する半導体膜229から保持容量205が形成されている。図15 (C) では画素TFT204をダブルゲート構造としたが、シングルゲート構造でも良いし、複数のゲート電極を設けたマルチゲート構造としても差し支えない。

【0111】図25は画素部のほぼ一面素分を示す上面図である。図中に示すA-A'断面が図15 (C) に示す画素部の断面図に対応している。画素TFT204のゲート電極122は、図示されていないゲート絶縁膜を介してその下の島状半導体膜108と交差している。また、ゲート電極122はAlやCuなどの材料を用いて

形成される低抵抗導電性材料から成るゲート配線 900 と島状半導体膜 108 の外側でコンタクトホールを介さず接触している。図示はしていないが、島状半導体膜 108 には、ソース領域、ドレイン領域、LDD 領域が形成されている。また、256 はソース配線 152 とソース領域 226 とのコンタクト部、257 はドレイン配線 157 とドレイン領域 228 とのコンタクト部である。保持容量 205 は、画素 TFT 204 のドレイン領域 228 から延在する半導体膜 229 とゲート絶縁膜を介して容量配線 123 が重なる領域で形成されている。この構成において半導体膜 229 には価電子制御を目的とした不純物元素は添加されていない。

【0112】以上の様な構成は、画素 TFT および駆動回路が要求する仕様に応じて各回路を構成する TFT の構造を最適化し、半導体装置の動作性能と信頼性を向上させることを可能としている。さらにゲート電極を耐熱性を有する導電性材料で形成することにより LDD 領域やソース領域およびドレイン領域の活性化を容易としている。このような TFT を設けたアクティブマトリクス基板を製作するために、本発明のレーザー光を用いた熱処理方法及びレーザー装置を運用すると特性の良い TFT を製作することが可能で、また、生産性の向上を達成することができる。このようなアクティブマトリクス基板を用いて液晶表示装置や EL 表示装置を製作することができる。

【0113】【実施例 2】実施例 1 では TFT のゲート電極の材料に W や Ta などの耐熱性導電性材料を用いる例を示した。このような材料を用いる理由は、ゲート電極形成後に価電子制御を目的として半導体膜に添加した不純物元素を主として、400～700℃の熱アニールによって活性化させること、エレクトロマイグレーションの防止、耐腐蝕性の向上など複数の要因に起因している。しかしながら、このような耐熱性導電性材料は面積抵抗で 10 Ω 程度であり、画面サイズが 4 インチクラスかそれ以上の液晶表示装置や EL 表示装置には適していない。ゲート電極に接続するゲート配線と同じ材料で形成すると、基板面上における引出し長さが必然的に大きくなり、配線抵抗の影響による遅延時間を無視することができなくなるためである。

【0114】例えば、画素密度が VGA の場合、480 本のゲート配線と 640 本のソース配線が形成され、XGA の場合には 768 本のゲート配線と 1024 本のソース配線が形成される。表示領域の画面サイズは、13 インチクラスの場合対角線の長さは 340 mm となり、18 インチクラスの場合には 460 mm となる。本実施例ではこのような液晶表示装置を実現する手段として、ゲート配線を A1 層銅 (Cu) などの低抵抗導電性材料で形成する方法について図 16 を用いて説明する。

【0115】まず、実施例 1 と同様にして図 13 (A) ～図 14 (D) に示す工程を行う。そして、価電子制御

を目的としてそれぞれの高熱半導体膜に添加された不純物元素を活性化する処理を行う。この活性化の処理は実施形態 7 で示すレーザー光を用いた熱処理方法を用いることが最も好ましい。さらに、3～100%の水素を含む雰囲気中で、300～450℃で 1～12 時間の熱処理を行い、島状半導体膜を水素化する処理を行う。この工程は熱的に励起された水素により半導体膜のダングリングボンドを終端する工程である。水素化の他の手段として、プラズマ水素化 (プラズマにより励起された水素を用いる) を行っても良い (図 16 (A))。

【0116】活性化および水素化の処理が終了したら、ゲート配線を低抵抗導電性材料で形成する。この低抵抗導電性層は A1 や Cu を主成分とする導電層 (D) で形成する。例えば、Ti を 0.1～2 重量%含む A1 膜を導電層 (D) として全面に形成する (図示せず)。導電層 (D) 145 は 200～400 nm (好ましくは 250～350 nm) とすれば良い。そして、フォトリソを用いて所定のレジストパターンを形成し、エッチング処理して、ゲート配線 163、164 と容量配線 165 を形成する。エッチング処理はリン酸系のエッチング溶液によるウェットエッチングで導電層 (D) を除去することにより、下地との選択加工を保ってゲート配線を形成することができる。そして保護絶縁膜 146 を形成する (図 16 (B))。

【0117】その後、実施例 1 と同様にして有機絶縁物材料から成る層間絶縁膜 147、ソース配線 148～151、167、ドレイン配線 153～156、168 を形成してアクティブマトリクス基板を完成させることができる。図 17 (A)、(B) はこの状態の上面図を示し、図 17 (A) の B-B' 断面および図 17 (B) の C-C' 断面は図 16 (C) の A-A' および C-C' に対応している。図 17 (A)、(B) ではゲート絶縁膜、保護絶縁膜、層間絶縁膜を省略して示しているが、島状半導体膜 104、105、108 の図示されていないソースおよびドレイン領域にソース配線 148、149、167 とドレイン配線 153、154、168 がコンタクトホールを介して接続している。また、図 17

(A) の D-D' 断面および図 17 (B) の E-E' 断面を図 18 (A) と (B) にそれぞれ示す。ゲート配線 163 はゲート電極 118、119 と、またゲート配線 164 はゲート電極 122 と島状半導体膜 104、105、108 の外側で重なるように形成され、導電層 (C) と導電層 (D) が接触して電気的に導通している。このようにゲート配線低抵抗導電性材料で形成することにより、配線抵抗を十分低減できる。従って、画素部 (画面サイズ) が 4 インチクラス以上の液晶表示装置や EL 表示装置に適用することができる。

【0118】【実施例 3】実施例 1 で作製したアクティブマトリクス基板はそのまま反射型の液晶表示装置に適用することができる。一方、透過型の液晶表示装置とする

場合には画面部の各画面に設ける画面電極を透明電極で形成すれば良い。本実施例では透過型の液晶表示装置に対応するアクティブマトリクス基板の作製方法について図10を用いて説明する。

【0119】アクティブマトリクス基板は実施例1と同様に作製する。図20(A)では、ソース配線とドレイン配線は導電性の金属膜をスパッタ法や真空蒸着法で形成する。これは、Ti膜を50~150nmの厚さで形成し、島状半導体膜のソースまたはドレイン領域を形成する半導体膜とコンタクトを形成し、そのTi膜上に重ねてアルミニウム(A1)を300~400nmの厚さで形成し、さらにTi膜または窒化チタン(TiN)膜を100~200nmの厚さで形成して3層構造とした。その後、透明導電膜を全面に形成し、フォトマスクを用いたパターニング処理およびエッチング処理により画面電極171を形成する。画面電極171は、層間絶縁膜147上に形成され、画面TFT204のドレイン配線169と重なる部分を設け、接点構造を形成している。

【0120】図20(B)では最初に層間絶縁膜147上に透明導電膜を形成し、パターニング処理およびエッチング処理をして画面電極171を形成した後、ドレイン配線169を画面電極171と重なる部分を設けて形成した例である。ドレイン配線169はTi膜を50~150nmの厚さで形成し、島状半導体膜のソースまたはドレイン領域を形成する半導体膜とコンタクトを形成し、そのTi膜上に重ねてアルミニウム(A1)を300~400nmの厚さで形成して設ける。この構成にすると、画面電極171はドレイン配線169を形成するTi膜のみと接触することになる。その結果、透明導電膜材料とA1とが反応するのを防止できる。

【0121】透明導電膜の材料は、酸化インジウム(In_2O_3)や酸化インジウム酸化スズ合金($\text{In}_2\text{O}_3\text{-SnO}_2$;ITO)などをスパッタ法や真空蒸着法などを用いて形成して用いることができる。このような材料のエッチング処理は塩酸系の溶液により行う。しかし、特にITOのエッチングは残渣が発生しやすいので、エッチング加工性を改善するために酸化インジウム酸化亜鉛合金($\text{In}_2\text{O}_3\text{-ZnO}$)を用いても良い。酸化インジウム酸化亜鉛合金は表面平滑性に優れ、ITOに対して熱安定性にも優れているので、ドレイン配線169の端部に接触するA1との腐蝕反応を防止できる。同様に、酸化亜鉛(ZnO)も適した材料であり、さらに可視光の透過率や導電率を高めるためにガリウム(Ga)を添加した酸化亜鉛(ZnO:Ga)などを用いることができる。

【0122】このようにして、透過型の液晶表示装置に対応したアクティブマトリクス基板を完成させることができる。本実施例では、実施例1と同様な工程として説明したが、このような構成は実施例2や実施例3で示すアクティブマトリクス基板に適用することができる。

【0123】[実施例4]実施形態6で示したように非晶質半導体膜の結晶化を助長する触媒元素を用いて結晶質半導体膜を得て、さらに本発明の線状レーザー光を用いた熱処理法(レーザー結晶化法)によりその結晶化率を向上させる手法は、電界効果移動度が高いTFTを作製する目的に対し有効である。しかしこの場合、結晶質半導体膜中には微量($1 \times 10^{17} \sim 1 \times 10^{19} \text{atoms/cm}^3$ 程度)の触媒元素が残留してしまう。勿論、そのような状態でもTFTを完成させることが可能であるが、オフ電流を下げる為に残留する触媒元素を少なくともチャネル形成領域から除去する方がより好ましい。この触媒元素を除去する手段の一つにリン(P)によるゲッタリング作用を利用する手段がある。

【0124】この目的におけるリン(P)によるゲッタリング処理は、図15(B)で説明した活性化工程で同時に行うことができる。この様子を図19で説明する。ゲッタリングに必要なリン(P)の濃度は高濃度n型不純物領域の不純物濃度と同程度でよく、活性化工程の熱アニールにより、nチャネル型TFTおよびpチャネル型TFTのチャネル形成領域から触媒元素をその濃度でリン(P)を含有する不純物領域へ偏析させることができる(図19で示す矢印の方向)。その結果その不純物領域には $1 \times 10^{17} \sim 1 \times 10^{19} \text{atoms/cm}^3$ 程度の触媒元素が偏析した。このようにして作製したTFTはオフ電流値が下がり、結晶性が良いことから高い電界効果移動度が得られ、良好な特性を達成することができるといえる。

【0125】[実施例5]本実施例では実施例1で作製したアクティブマトリクス基板から、アクティブマトリクス型液晶表示装置を作製する工程を説明する。まず、図21(A)に示すように、図15(C)の状態のアクティブマトリクス基板に柱状スペーサから成るスペーサを形成する。スペーサは数 μm の粒子を散布して設ける方法でも良いが、ここでは基板全面に樹脂膜を形成した後これをパターニングして形成する方法を採用する。このようなスペーサの材料に限定はないが、例えば、JSR社製のNN700を用い、スピナーで塗布した後、露光と現像処理によって所定のパターンに形成する。さらにクリーンオープンなどで150~200℃で加熱して硬化させる。このようにして作製されるスペーサは露光と現像処理の条件によって形状を異ならせることができるが、好ましくは、柱状スペーサ173の形状は柱状で頂部が平坦な形状となるようにすると、対向側の基板を合わせたときに液晶表示パネルとしての機械的な強度を確保することができる。形状は円錐状、角錐状など特別の限定はないが、例えば円錐状としたときに具体的には、その高さを1.2~5 μm とし、平均半径を5~7 μm 、平均半径と底部の半径との比を1対1.5程度とする。このとき断面から見たテーパ角は±15°以下とする。図15(B)で示すように、ゲッタリング処理は、図15(B)で説明した活性化工程で同時に行うことができる。この様子を図19で説明する。ゲッタリングに必要なリン(P)の濃度は高濃度n型不純物領域の不純物濃度と同程度でよく、活性化工程の熱アニールにより、nチャネル型TFTおよびpチャネル型TFTのチャネル形成領域から触媒元素をその濃度でリン(P)を含有する不純物領域へ偏析させることができる(図19で示す矢印の方向)。その結果その不純物領域には $1 \times 10^{17} \sim 1 \times 10^{19} \text{atoms/cm}^3$ 程度の触媒元素が偏析した。このようにして作製したTFTはオフ電流値が下がり、結晶性が良いことから高い電界効果移動度が得られ、良好な特性を達成することができる。

【0126】柱状スペーサの配置は任意に決定すれば良

いが、好ましくは、図 21 (A) で示すように、画素部においてはドレイン配線 161 (画素電極) のコンタクト部 235 と重ねてその部分を覆うように柱状スペーサ 168 を形成すると良い。コンタクト部 235 は平坦性が損なわれこの部分では液晶がうまく配向しなくなるので、このようにしてコンタクト部 235 にスペーサ用の樹脂を充填する形で柱状スペーサ 168 を形成することでデスクリーニングなどを防止することができる。

【0127】その後、配向膜 174 を形成する。通常液晶表示素子の配向膜にはポリイミド樹脂を用いる。配向膜を形成した後、ラビング処理を施して液晶分子がある一定のプレチルト角を持って配向するようにした。画素部に設けた柱状スペーサ 173 の端部からラビング方向に対してラビングされない領域が $2\mu\text{m}$ 以下となるようにした。また、ラビング処理では静電気の発生がしばしば問題となるが、駆動回路の TFT 上にもスペーサ 172 を形成しておくこと、スペーサとしての本来の役割と、静電気から TFT を保護する効果を得ることができる。

【0128】対向側の対向基板 175 には、遮光膜 176、透明導電膜 177 および配向膜 178 を形成する。遮光膜 176 は Ti、Cr、Al などを $150\sim 300\text{nm}$ の厚さで形成する。そして、画素部と駆動回路が形成されたアクティブマトリクス基板と対向基板とをシール剤 179 で貼り合わせる。シール剤 179 にはフィラー 180 が混入されている、このフィラー 180 とスペーサ 172、173 によって均一な隙間を持つて 2 枚の基板が貼り合わせられる。その後、両基板の間に液晶材料 606 を注入し、封止剤 (図示せず) によって完全に封止する。液晶材料には公知の液晶材料を用いれば良い。このようにして図 21 (B) に示すアクティブマトリクス型の液晶表示装置が完成する。

【0129】図 21 ではスペーサ 172 を駆動回路の TFT 上の全面に形成する例を示したが、図 22 に示すようにこのスペーサを複数個に分割してスペーサ 172a \sim 172e として形成しても良い。駆動回路が形成されている部分に設けるスペーサは、このように少なくとも駆動回路のソース配線およびドレイン配線を覆うように形成すれば良い。このような構成とすることによって、駆動回路の各 TFT は、保護絶縁膜 146 と層間絶縁膜 147 とスペーサ 172 またはスペーサ 172a \sim 172e によって完全に覆われ保護されることになる。

【0130】図 23 はスペーサとシール剤を形成したアクティブマトリクス基板の上面図を示し、画素部および駆動回路部とスペーサおよびシール剤の位置関係を示す上面図である。画素部 188 の周辺に駆動回路として走査信号駆動回路 185 と、画像信号駆動回路 186 が設けられている。さらに、その他 CPU やメモリなどの信号処理回路 187 も付加されていても良い。そして、これらの駆動回路は接続配線 183 によって外部入出力端子 182 と接続されている。画素部 188 では走査信号駆

動回路 185 から延在するゲート配線群 189 と画像信号駆動回路 186 から延在するソース配線群 190 がマトリクス状に交差して画素を形成し、各画素にはそれぞれ画素 TFT 204 と保持容量 205 が設けられている。

【0131】画素部において設けられる柱状スペーサ 173 は、すべての画素に対して設けても良いが、マトリクス状に配列した画素の数個から数十個おきに設けても良い。即ち、画素部を構成する画素の全数に対するスペーサの数の割合は $20\sim 100\%$ とすると良い。また、駆動回路部に設けるスペーサ 172、172'、172'' はその全面を覆うように設けても良いし、図 22 で示したように各 TFT のソースおよびドレイン配線の位置にあわせて複数個に分割して設けても良い。シール剤 179 は、基板 101 上の画素部 188 および走査信号制御回路 185、画像信号制御回路 186、その他の信号処理回路 187 の外側であって、外部入出力端子 182 よりも内側に形成する。

【0132】このようなアクティブマトリクス型液晶表示装置の構成を図 24 の斜視図を用いて説明する。図 24 においてアクティブマトリクス基板は、ガラス基板 101 上に形成された、画素部 188 と、走査信号駆動回路 185 と、画像信号駆動回路 186 とその他の信号処理回路 187 とで構成される。画素部 188 には画素 TFT 204 と保持容量 205 が設けられ、画素部の周辺に設けられる駆動回路は CMOS 回路を基本として構成されている。走査信号駆動回路 185 と、画像信号駆動回路 186 はそれぞれゲート配線 122 とソース配線 152 で画素 TFT 204 に接続している。また、フレキシブルプリント配線板 (Flexible Printed Circuit: FPC) 191 が外部入出力端子 182 に接続して画像信号などを入力するのに用いる。そして接続配線 183 でそれぞれの駆動回路に接続している。また、対向基板 175 には図 21 に示していないが、遮光膜や透明電極が設けられている。

【0133】このような構成の液晶表示装置は、実施例 1 \sim 4 で示すアクティブマトリクス基板を用いて形成することができる。実施例 1 \sim 3 で示すアクティブマトリクス基板を用いれば反射型の液晶表示装置が得られ、実施例 4 で示すアクティブマトリクス基板を用いると透過型の液晶表示装置を得ることができる。

【0134】[実施例 6] 本実施例では、実施例 5 のアクティブマトリクス基板を用いてエレクトロルミネッセンス (EL: Electro Luminescence) 材料を用いた自発光型の表示パネル (以下、EL 表示装置と記す) を作製する例について説明する。図 26 (A) は本発明を用いた EL 表示パネルの上面図である。図 26 (A) において、10 は基板、11 は画素部、12 はソース側駆動回路、13 はゲート側駆動回路であり、それぞれの駆動回路は配線 14 \sim 16 を経て FPC 17 に至り、外部機器

へと接続される。

【0135】図26(B)は図26(A)のA-A'断面を表す図であり、このとき少なくとも画素部上、好ましくは駆動回路及び画素部上に対向板80を設ける。対向板80はシール材19でTFTとEL材料を用いた自発光層が形成されているアクティブマトリクス基板と貼り合わされている。シール剤19にはフィラー(図示せず)が混入されていて、このフィラーによりほぼ均一な間隔を持って2枚の基板が貼り合わせられている。さらに、シール材19の外側とFPC17の上面及び周辺は封止剤81で密封する構造とする。封止剤81はシリコーン樹脂、エポキシ樹脂、フェノール樹脂、ブチルゴムなどの材料を用いる。

【0136】このように、シール剤19によりアクティブマトリクス基板10と対向基板80とが貼り合わされると、その間には空間が形成される。その空間には充填剤83が充填される。この充填剤83は対向板80を接着する効果も合わせ持つ。充填剤83はPVC(ポリビニルクロライド)、エポキシ樹脂、シリコーン樹脂、PVB(ポリビニルブチル)またはEVA(エチレンビニルアセテート)などを用いることができる。また、自発光層は水分をはじめ湿気に関く劣化しやすいので、この充填剤83の内部に酸化バリウムなどの乾燥剤を混入させておくことと吸湿効果を保持できるので望ましい。また、自発光層上に酸化シリコン膜や酸化窒化シリコン膜などで形成するパッシベーション膜2を形成し、充填剤83に含まれるアルカリ元素などによる腐蝕を防ぐ構造としている。

【0137】対向板80にはガラス板、アルミニウム板、ステンレス板、FRP(Fiberglass-Reinforced Plastics)板、PVF(ポリビニルフルオライド)フィルム、マイラーフィルム(デュポン社の商品名)、ポリエステルフィルム、アクリルフィルムまたはアクリル板などを用いることができる。また、数十μmのアルミニウム箔をPVFフィルムやマイラーフィルムで挟んだ構造のシートを用い、耐湿性を高めることもできる。このようにして、EL素子は密閉された状態となり外気から遮断されている。

【0138】また、図26(B)において基板10、下地膜21の上に駆動回路用TFT(但し、ここではnチャネル型TFTとpチャネル型TFTを組み合わせたCMOS回路を図示している。)22及び両素部用TFT23(但し、ここではEL素子への電流を制御するTFTだけ図示している。)が形成されている。これらのTFTの内特にnチャネル型TFTにはホットキャリア効果によるオン電流の低下や、Vthシフトやバイアスストレスによる特性低下を防ぐため、本実施形態で示す構成のLDD領域が設けられている。

【0139】例えば、駆動回路用TFT22とし、図15(C)に示すpチャネル型TFT200、202とn

チャネル型TFT201、203を用いれば良い。また、画素部用TFT23には図15(B)に示す画素TFT204またはそれと同様な構造を有するpチャネル型TFTを用いれば良い。

【0140】図15(C)または図16(C)の状態のアクティブマトリクス基板からEL表示装置を作製するには、ソース配線、ドレイン配線上に樹脂材料でなる層間絶縁膜(平坦化膜)26を形成し、その上に画素部用TFT23のドレインと電気的に接続する透明導電膜でなる画素電極27を形成する。透明導電膜には酸化インジウムと酸化スズとの化合物(ITOと呼ばれる)または酸化インジウムと酸化鉛との化合物を用いることができる。そして、画素電極27を形成したら、絶縁膜28を形成し、画素電極27上に開口部を形成する。

【0141】次に、自発光層29を形成する。自発光層29は公知のEL材料(正孔注入層、正孔輸送層、発光層、電子輸送層または電子注入層)を自由に組み合わせる積層構造または単層構造とすれば良い。どのような構造とするかは公知の技術を用いられたい。また、EL材料には低分子系材料と高分子系(ポリマー系)材料がある。低分子系材料を用いる場合は蒸着法を用いるが、高分子系材料を用いる場合には、スピンコート法、印刷法またはインクジェット法等の簡易な方法を用いることが可能である。

【0142】自発光層はシャドウマスクを用いて蒸着法、またはインクジェット法、ディスペンサ法などで形成する。いずれにしても、画素毎に波長の異なる発光が可能な発光層(赤色発光層、緑色発光層及び青色発光層)を形成することで、カラー表示が可能となる。その他にも、色変換層(CCM)とカラーフィルターを組み合わせた方式、白色発光層とカラーフィルターを組み合わせた方式があるが、いずれの方法を用いても良い。勿論、単色発光のEL表示装置とすることもできる。

【0143】自発光層29を形成したら、その上に陰極30を形成する。陰極30と自発光層29の界面に存在する水分や酸素は極力排除しておくことが望ましい。従って、真空中で自発光層29と陰極30を連続して形成するか、自発光層29を不活性雰囲気中で形成し、大気解放しないで真空中で陰極30を形成するといった工夫が必要である。本実施例ではマルチチャンパー方式(クラスターツール方式)の成膜装置を用いることで上述のような成膜を可能とする。

【0144】なお、本実施例では陰極30として、LiF(フッ化リチウム)膜とA1(アルミニウム)膜の積層構造を用いる。具体的には自発光層29上に蒸着法で1nm厚のLiF(フッ化リチウム)膜を形成し、その上に30nm厚のアルミニウム膜を形成する。勿論、公知の陰極材料であるMgAg電極を用いても良い。そして陰極30は31で示される領域において図16に接続される。配線16は陰極30に所定の電圧を与えるため

の電源供給線であり、異方性導電性ペースト材料 32 を介して FPC17 に接続される。FPC17 上にはさらに樹脂層 80 が形成され、この部分の接着強度を高めている。

【0145】31 に示された領域において陰極 30 と配線 16 とを電気的に接続するために、層間絶縁膜 26 及び絶縁膜 28 にコンタクトホールを形成する必要がある。これらは層間絶縁膜 26 のエッチング時（画素電極用コンタクトホールの形成時）や絶縁膜 28 のエッチング時（自発光層形成前の開口部の形成時）に形成しておけば良い。また、絶縁膜 28 をエッチングする際に、層間絶縁膜 26 まで一括でエッチングしても良い。この場合、層間絶縁膜 26 と絶縁膜 28 が同じ樹脂材料であれば、コンタクトホールの形状を良好なものとすることができる。

【0146】また、配線 16 はシーリット 19 と基板 10 との間を隙間（但し封止剤 81 で塞がれている。）を通過して FPC17 に電気的に接続される。なお、ここでは配線 16 について説明したが、他の配線 14、15 も同様にシーリング材 18 の下を通過して FPC17 に電気的に接続される。

【0147】ここで画素部のさらに詳細な断面構造を図 27 に、上面構造を図 28 (A)、同回路図を図 28 (B) に示す。図 27 (A) において、基板 2401 上に設けられたスイッチング用 TFT 2402 は実施例 1 の図 15 (C) の画素 TFT 2404 と同じ構造で形成される。ダブルゲート構造とすることで実質的に二つの TFT が直列された構造となり、オフ電流値を低減することができるという利点がある。なお、本実施例ではダブルゲート構造としているがトリプルゲート構造やそれ以上のゲート本数を持つマルチゲート構造でも良い。

【0148】また、電流制御用 TFT 2403 は図 15 (C) で示す n チャネル型 TFT 201 を用いて形成する。このとき、スイッチング用 TFT 2402 のドレイン線 35 は配線 36 によって電流制御用 TFT のゲート電極 37 に電気的に接続されている。また、38 で示される配線は、スイッチング用 TFT 2402 のゲート電極 39a、39b を電気的に接続するゲート線である。

【0149】このとき、電流制御用 TFT 2403 が本発明の構造であることは非常に重要な意味を持つ。電流制御用 TFT は E-L 素子を流れる電流量を制御するための素子であるため、多くの電流が流れ、熱による劣化やホットキャリアによる劣化の危険性が高い素子でもある。そのため、電流制御用 TFT にゲート電極と一部が重なる LDD 領域を設けることで TFT の劣化を防ぎ、動作の安定性を高めることができる。

【0150】また、本実施例では電流制御用 TFT 2403 をシングルゲート構造で図示しているが、複数の TFT を直列につなげたマルチゲート構造としても良い。さらに、複数の TFT を並列につなげて実質的にチャネ

ル形成領域を複数に分割し、熱の放射を高い効率で行えるようにした構造としても良い。このような構造は熱による劣化対策として有効である。

【0151】また、図 28 (A) に示すように、電流制御用 TFT 2403 のゲート電極 37 と重なる配線は 2404 で示される領域で、電流制御用 TFT 2403 のドレイン線 40 と絶縁膜を介して重なる。このとき、2404 で示される領域ではコンデンサが形成される。このコンデンサ 2404 は電流制御用 TFT 2403 のゲートにかかる電圧を保持するためのコンデンサとして機能する。なお、ドレイン線 40 は電流供給線（電源線）2501 に接続され、常に一定の電圧が加えられている。

【0152】スイッチング用 TFT 2402 及び電流制御用 TFT 2403 の上には第 1 パッシベーション膜 41 が設けられ、その上に樹脂絶縁膜でなる平坦化膜 42 が形成される。平坦化膜 42 を用いて TFT による段差を平坦化することは非常に重要である。後に形成される自発光層は非常に薄いため、段差が存在することによって発光不良を起こす場合がある。従って、自発光層をできるだけ平坦面に形成するように画素電極を形成する前に平坦化しておくことが望ましい。

【0153】また、43 は反射性の高い導電膜でなる画素電極（E-L 素子の陰極）であり、電流制御用 TFT 2403 のドレインに電気的に接続される。画素電極 43 としてはアルミニウム合金膜、銅合金膜または銀合金膜など低抵抗な導電膜またはそれらの積層膜を用いることが好ましい。勿論、他の導電膜との積層構造としても良い。また、絶縁膜（好ましくは樹脂）で形成されたバンク 44a、44b より形成された溝（画素に相当する）の中に発光層 44 が形成される。なお、ここでは一画素しか図示していないが、R（赤）、G（緑）、B（青）の各色に対応した発光層を作り分けても良い。発光層とする有機 E-L 材料としては π 共役ポリマー系材料を用いる。代表的なポリマー系材料としては、ポリパラフェニレンビニレン（PPV）系、ポリビニルカルバゾール（PVK）系、ポリオレフィン系などが挙げられる。尚、PPV 系有機 E-L 材料としては様々な型のものであるが、例えば H. Shenk, H. Becker, O. Gelsen, E. Kluge, W. Kreuder, and H. Spreitzer, "Polymers for Light Emitting Diodes", Euro Display, Proceedings, 1999, p. 33-37 や特開平 10-92576 号公報に記載されたような材料を用いれば良い。

【0154】具体的な発光層としては、赤色に発光する発光層にはシアノポリフェニレンビニレン、緑色に発光する発光層にはポリフェニレンビニレン若しくはポリアルキルフェニレンを用いれば良い。膜厚は 30～150 nm（好ましくは 40～100 nm）とすれば良い。但し、以上の例は発光層として用いることのできる有機 E-L 材料の一例であって、これに限定する必要はまったくない。

発光層、電荷輸送層または電荷注入層を自由に組み合わせて自発光層（発光及びそのためのキャリアの移動を行わせるための層）を形成すれば良い。例えば、本実施例ではポリマー系材料を発光層として用いる例を示したが、低分子系有機EL材料を用いても良い。また、電荷輸送層や電荷注入層として炭化珪素等の無機材料を用いることも可能である。これらの有機EL材料や無機材料は公知の材料を用いることができる。

【0155】本実施例では発光層45の上にPEDOT（ポリチオフェン）またはPANI（ポリアニリン）でなる正孔注入層46を設けた積層構造の自発光層としている。そして、正孔注入層46の上には透明導電膜でなる陽極47が設けられる。本実施例の場合、発光層45で生成された光は上面側に向かって（TFTの上方に向かって）放射されるため、陽極は透光性でなければならない。透明導電膜としては酸化インジウムと酸化スズとの化合物や酸化インジウムと酸化亜鉛との化合物を用いることができるが、耐熱性の低い発光層や正孔注入層を形成した後で形成するため、可能な限り低温で成膜できるものが好ましい。

【0156】陽極47で形成された時点で自発光素子2405が完成する。なお、ここでいうEL素子2405は、画素電極（陰極）43、発光層45、正孔注入層46及び陽極47で形成されたコンデンサを指す。図28（A）に示すように画素電極43は画素の面積にほぼ一致するため、画素全体がEL素子として機能する。従って、発光の利用効率が非常に高く、明るい画像表示が可能となる。

【0157】ところで、本実施例では、陽極47の上にさらに第2パッシベーション膜48を設けている。第2パッシベーション膜48としては酸化珪素膜または窒化炭素膜が好ましい。この目的は、外部とEL素子とを遮断することであり、有機EL材料の酸化による劣化を防ぐ意味と、有機EL材料からの脱ガスを抑える意味との両方を併せ持つ。これによりEL表示装置の信頼性が高められる。

【0158】以上のように本発明のEL表示パネルは図28のような構造の画素からなる画素部を有し、オフ電流値の十分に低いスイッチング用TFTと、ホットキャリア注入に強い電流制御用TFTとを有する。従って、高い信頼性を有し、且つ、良好な画像表示が可能なEL表示パネルが得られる。

【0159】図27（B）は自発光層の構造を反転させた例を示す。電流制御用TFT2601は図15（B）のpチャネル型TFT200を用いて形成される。作製プロセスは実施例1を参照すれば良い。本実施例では、画素電極（陽極）50として透明導電膜を用いる。具体的には酸化インジウムと酸化亜鉛との化合物でなる導電膜を用いても良い。

【0160】そして、絶縁膜でなるバンク51a、51bが形成された後、溶剤塗布によりポリビニルカルbazolでなる発光層52が形成される。その上にはカリウムアセチルアセトネート（acacKと表記される）でなる電子注入層53、アルミニウム合金でなる陰極54が形成される。この場合、陰極54がパッシベーション膜としても機能する。こうしてEL素子2602が形成される。本実施例の場合、発光層53で発生した光は、矢印で示されるようにTFTが形成された基板の方に向かって放射される。本実施例のような構造とする場合、電流制御用TFT2601はpチャネル型TFTで形成することが好ましい。

【0161】尚、本実施例の構成は、実施例1～2のTFTの構成を自由に組み合わせて実施することが可能である。また、実施例8の電子機器の表示部として本実施例のEL表示パネルを用いることは有効である。

【0162】[実施例7]本実施例では、図28（B）に示した回路図とは異なる構造の画素とした場合の例について図29に示す。なお、本実施例において、2701はスイッチング用TFT2702のソース配線、2703はスイッチング用TFT2702のゲート配線、2704は電流制御用TFT、2705はコンデンサ、2706、2708は電流供給線、2707はEL素子とする。

【0163】図29（A）は、二つの画素間と電流供給線2706を共通とした場合の例である。即ち、二つの画素が電流供給線2706を中心に線対称となるように形成されている点に特徴がある。この場合、電源供給線の本数を減らすことができるため、画素部をさらに高精細化することができる。

【0164】また、図29（B）は、電流供給線2708をゲート配線2703と平行に設けた場合の例である。尚、図29（B）では電流供給線2708とゲート配線2703とが重ならないように設けた構造となっているが、両者が異なる層に形成される配線であれば、絶縁膜を介して重なるように設けることもできる。この場合、電源供給線2708とゲート配線2703とで専有面積を共有させることができるため、画素部をさらに高精細化することができる。

【0165】また、図29（C）は、図29（B）の構造と同様に電流供給線2708をゲート配線2703と平行に設け、さらに、二つの画素を電流供給線2708を中心に線対称となるように形成する点に特徴がある。また、電流供給線2708をゲート配線2703のいずれか一方と重なるように設けることも有効である。この場合、電源供給線の本数を減らすことができるため、画素部をさらに高精細化することができる。図29

（A）、図29（B）では電流制御用TFT2403のゲートにかかる電圧を保持するためにコンデンサ2404を設ける構造としているが、コンデンサ2404を省

略することも可能である。

【0166】電流制御用TFT2403として図27

(A)に示すような本願発明のnチャネル型TFTを用いているため、ゲート絶縁膜を介してゲート電極(と重なるように設けられたLDD領域を有している。この重なり合った領域には一般的にゲート容量と呼ばれる寄生容量が形成されるが、本実施例ではこの寄生容量をコンデンサ2404の代わりとして積極的に用いる点に特徴がある。この寄生容量のキャパシタンスは上記ゲート電極とLDD領域とが重なり合った面積で変化するため、その重なり合った領域に含まれるLDD領域の長さによって決まる。また、図29(A)、(B)、(C)の構造においても同様にコンデンサ2705を省略することは可能である。

【0167】尚、本実施例の構成は、実施例1〜2のTFTの構成を自由に組み合わせ実施することが可能である。また、実施例8の電子機器の表示部として本実施例のEL表示パネルを用いることは有効である。

【0168】[実施例8]本実施例では、本発明のTFT回路におけるアクティブマトリクス型液晶表示装置を組み込んだ半導体装置について図30、図31、図32で説明する。

【0169】このような半導体装置には、携帯情報端末(電子手帳、モバイルコンピュータ、携帯電話等)、ビデオカメラ、スチルカメラ、パーソナルコンピュータ、テレビ等が挙げられる。それらの一例を図30と図31に示す。

【0170】図30(A)は携帯電話であり、本体9001、音声出力部9002、音声入力部9003、表示装置9004、操作スイッチ9005、アンテナ9006から構成されている。本願発明は音声出力部9002、音声入力部9003、及びアクティブマトリクス基板を備えた表示装置9004に適用することができる。

【0171】図30(B)はビデオカメラであり、本体9101、表示装置9102、音声入力部9103、操作スイッチ9104、バッテリー9105、受像部9106から成っている。本願発明は音声入力部9103、及びアクティブマトリクス基板を備えた表示装置9102、受像部9106に適用することができる。

【0172】図30(C)はモバイルコンピュータ或いは携帯型情報端末であり、本体9201、カメラ部9202、受像部9203、操作スイッチ9204、表示装置9205で構成されている。本願発明は受像部9203、及びアクティブマトリクス基板を備えた表示装置9205に適用することができる。

【0173】図30(D)はヘッドマウントディスプレイであり、本体9301、表示装置9302、アーム部9303で構成される。本願発明は表示装置9302に適用することができる。また、表示されていないが、その他の信号制御回路に使用することもできる。

【0174】図30(E)はテレビであり、本体9401、スピーカー9402、表示装置9403、受信装置9404、増幅装置9405等で構成される。実施例5で示す液晶表示装置や、実施例6または7で示すEL表示装置は表示装置9403に適用することができる。

【0175】図30(F)は携帯書籍であり、本体9501、表示装置9502、9503、記憶媒体9504、操作スイッチ9505、アンテナ9506から構成されており、ミニディスク(MD)やDVDに記憶されたデータや、アンテナで受信したデータを表示するものである。表示装置9502、9503は直視型の表示装置であり、本発明はこの適用することができる。

【0176】図31(A)はパーソナルコンピュータであり、本体9601、画像入力部9602、表示装置9603、キーボード9604で構成される。

【0177】図31(B)はプログラムを記録した記録媒体(以下、記録媒体と呼ぶ)を用いるプレーヤーであり、本体9701、表示装置9702、スピーカー9703、記録媒体9704、操作スイッチ9705で構成される。なお、この装置は記録媒体としてDVD(Digital Versatile Disc)、CD等を用い、音楽鑑賞や映画鑑賞やゲームやインターネットを行うことができる。

【0178】図31(C)はデジタルカメラであり、本体9801、表示装置9802、接眼部9803、操作スイッチ9804、受像部(図示しない)で構成される。

【0179】図32(A)はフロント型プロジェクターであり、表示装置3601、スクリーン3602で構成される。本発明は表示装置やその他の信号制御回路に適用することができる。

【0180】図32(B)はリア型プロジェクターであり、本体3701、投射装置3702、ミラー3703、スクリーン3704で構成される。本発明は表示装置やその他の信号制御回路に適用することができる。

【0181】なお、図32(C)は、図32(A)及び図32(B)中における投射装置3601、3702の構造の一例を示した図である。投射装置3601、3702は、光源光学系3801、ミラー3802、3804〜3806、ダイクロイックミラー3803、プリズム3807、液晶表示装置3808、位相差板3809、投射光学系3810で構成される。投射光学系3810は、投射レンズを含む光学系で構成される。本実施例は三板式の例を示したが、特に限定されず、例えば単板式であってもよい。また、図32(C)中において矢印で示した光路に実施者が適宜、光学レンズや、偏光機能を有するフィルムや、位相差を調節するためのフィルム、1Rフィルム等の光学系を設けてもよい。

【0182】また、図32(D)は、図32(C)中における光源光学系3801の構造の一例を示した図であ

る。本実施例では、光源光学系 3801 は、リフレクタ 3811、光源 3812、レンズアレイ 3813、3814、偏光変換素子 3815、集光レンズ 3816 で構成される。なお、図 32 (D) に示した光源光学系は一例であって特に限定されない。例えば、光源光学系に実施者が適宜、光学レンズや、偏光機能を有するフィルムや、位相差を調節するフィルム、IR フィルム等の光学系を設けてもよい。

【0183】また、本発明はその他にも、イメージセンサや EL 型表示素子に適用することも可能である。このように、本願発明の適用範囲はきわめて広く、あらゆる分野の電子機器に適用することが可能である。

【0184】

【発明の効果】本発明によれば、光学系にて形成された線状レーザー光の長手方向の長さを調節するスリットを設けることにより、一辺がレーザー光の長手方向の長さよりも大きな基板の特定の領域にレーザー光を用いた熱処理を行うことができる。本発明におけるレーザー光を用いた熱処理には、レーザー結晶化法や、一湾電型の不純物元素を活性化させるための熱処理に適用することができる。このような本発明のレーザー光を用いた熱処理方法及びレーザー装置を適用すると特性の良い TFT を作製することが可能で、また、生産性の向上を達成することができる。このようなアクティブマトリクス基板を用いて液晶表示装置や EL 表示装置を作製することができる。

【0185】また、レーザー装置を本発明の構成とすることにより、装置を大形化することなく大面積基板に対してレーザー光を用いた熱処理を行うことができる。

【図面の簡単な説明】

【図 1】 本発明のレーザー光を用いた半導体膜に対する熱処理方法を説明する図。

【図 2】 本発明のレーザー装置の構成を説明する図。

【図 3】 本発明のレーザー装置の構成を説明する図。

【図 4】 本発明のレーザー装置の光学系の構成を説明する図。

【図 5】 本発明のレーザー装置の光学系の構成を説明する図。

【図 6】 本発明のレーザー装置の光学系の構成を説明する図。

【図 7】 光伝導媒体の構成を説明する図。

【図 8】 本発明のレーザー装置の光学系の構成を説明する図。

【図 9】 本発明のレーザー光を用いた半導体膜に対する熱処理方法により結晶質半導体膜を形成する方法を説明する図。

【図 10】 本発明のレーザー光を用いた半導体膜に対する熱処理方法により結晶質半導体膜を形成する方法を説明する図。

【図 11】 本発明のレーザー光を用いた半導体膜に対する熱処理方法により結晶質半導体膜を形成する方法を説明する図。

【図 12】 本発明のレーザー光を用いた半導体膜に対する熱処理方法を説明する図。

【図 13】 画素 TFT、駆動回路の TFT の作製工程を示す断面図。

【図 14】 画素 TFT、駆動回路の TFT の作製工程を示す断面図。

【図 15】 画素 TFT、駆動回路の TFT の作製工程を示す断面図。

【図 16】 画素 TFT、駆動回路の TFT の作製工程を示す断面図。

【図 17】 駆動回路の TFT と画素 TFT の構造を示す上面図。

【図 18】 駆動回路の TFT と画素 TFT の構造を示す断面図。

【図 19】 画素 TFT、駆動回路の TFT の作製工程を示す断面図。

【図 20】 画素 TFT、駆動回路の TFT の作製工程を示す断面図。

【図 21】 アクティブマトリクス型液晶表示装置の作製工程を示す断面図。

【図 22】 アクティブマトリクス型液晶表示装置の構成を示す断面図。

【図 23】 液晶表示装置の入力端子、配線、回路配置、スペーサ、シール剤の配置を説明する上面図。

【図 24】 液晶表示装置の構成を説明する斜視図。

【図 25】 画素部の画素を示す上面図。

【図 26】 EL 表示装置の構造を示す上面図及び断面図。

【図 27】 EL 表示装置の画素部の断面図。

【図 28】 EL 表示装置の画素部の上面図と回路図。

【図 29】 EL 表示装置の画素部の回路図の例。

【図 30】 半導体装置の一例を示す図。

【図 31】 半導体装置の一例を示す図。

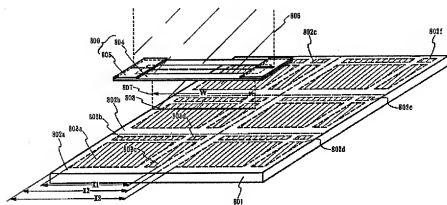
【図 32】 投影型液晶表示装置の構成を示す図。

【図 19】

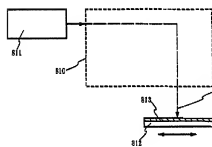
活性化工程



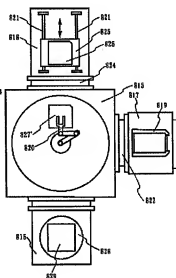
【図1】



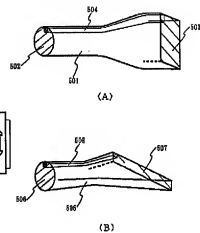
【図2】



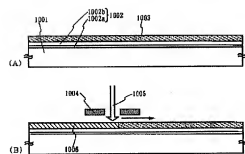
【図3】



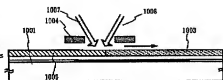
【図7】



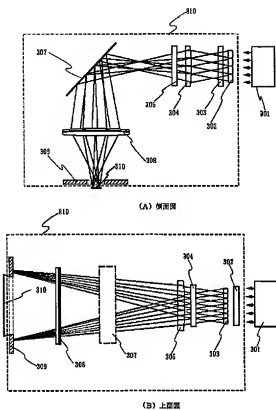
【図9】



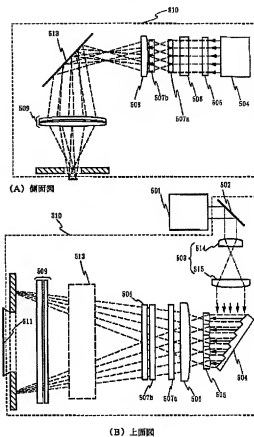
【図10】



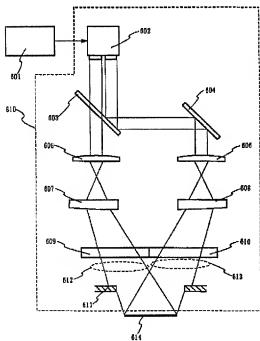
【图4】



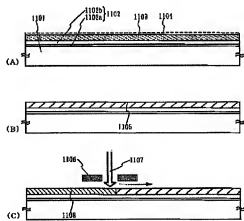
【図5】



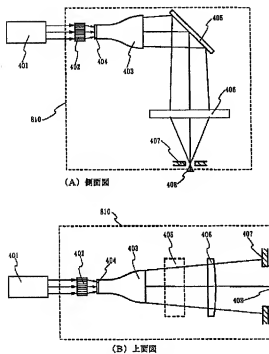
【圖 8】



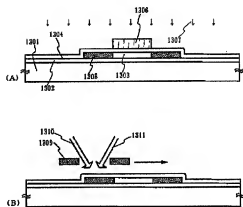
【图 1-1】



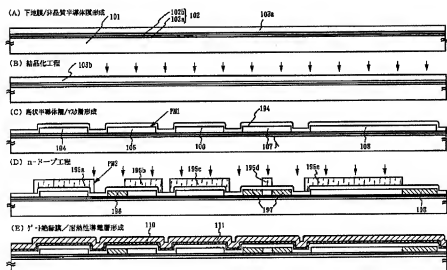
【图6】



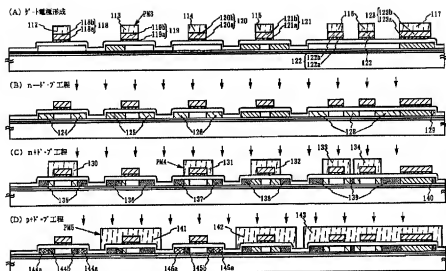
【图 12】



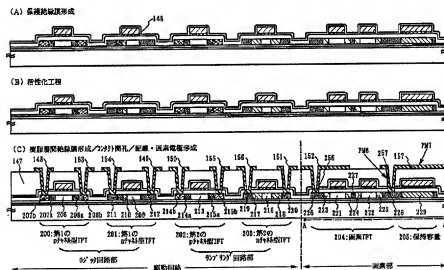
【圖 13】



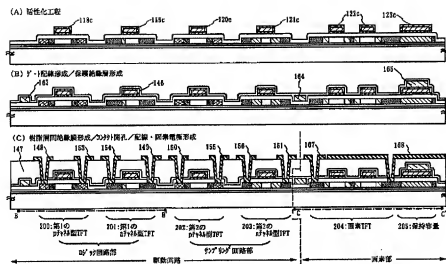
【図 14】



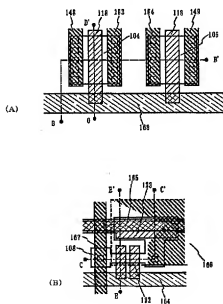
【図 15】



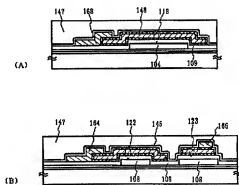
【圖 16】



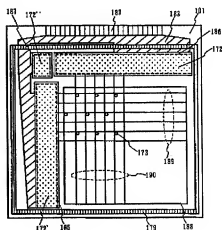
【图 17】



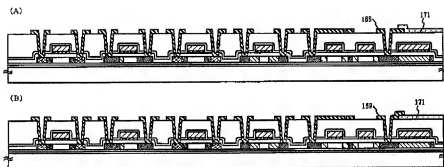
【图 18】



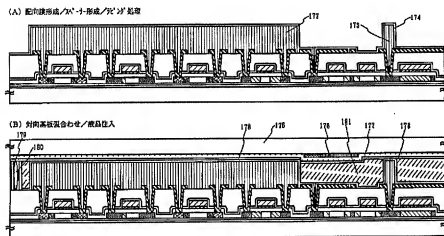
【图 2 3】



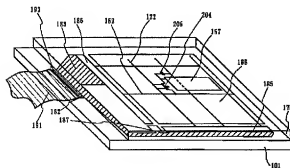
【図 20】



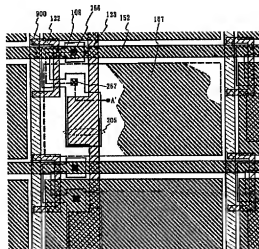
【図 21】



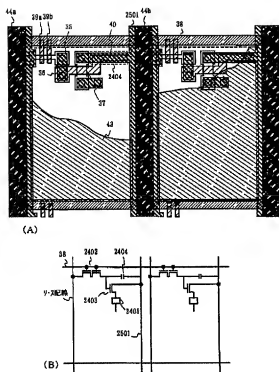
【図 24】



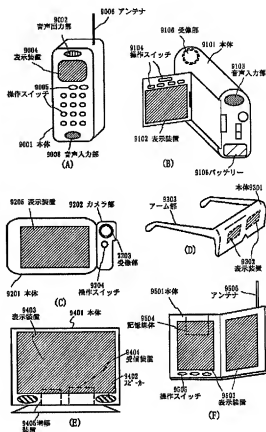
【図 25】



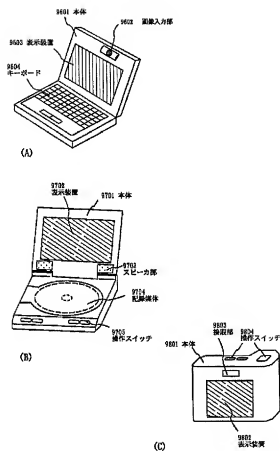
【図28】



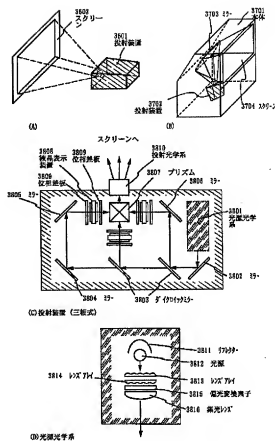
【図30】



【図 31】



【図 32】



フロントページの続き

(51) Int. Cl.⁷H01S 3/00
3/109

識別記号

F I

H01L 29/78

テーマコード* (参考)

627F
627G

F ターム (参考) 2K002 AA07 AB12 GA10 HA20 HA32
5F052 AA02 BA07 BA12 BA14 BA18
BB02 DA02 DB03 GC10 JA01
5F072 AB02 AB20 KK12 KK30 MM08
MM09 MM17 PP01 PP07 QQ02
RR01 RR05 SS06 YY08
5F110 BB01 CC02 DD02 DD13 DD14
DD15 DD17 EE04 EE05 EE14
EE44 FF02 FF04 FF28 FF30
GG02 GG13 GG25 GG35 GG45
HJ18 HJ23 HK39 HL03 HL04
HL11 HL23 HL27 IM15 NN02
NN35 PP03 PP06 PP07 QQ04
QQ09 QQ21